

PFS7523-7529/7533-7539 HiperPFS-3 제품군

다양한 부하 범위에서 높은 PF와 효율을 위해 최적화된 Qspeed 다이오드 및 고전압 MOSFET이 집적된 PFC 컨트롤러

주요 이점

- 부하 범위 전체에 걸쳐 고효율 및 고역률
 - 10% 부하부터 풀부하까지 효율 95%이상
 - 230VAC에서 60mW 미만의 무부하 소비 전력
 - 20% 부하에서 0.92보다 큰 PF
 - EN61000-3-2 클래스 C 및 D 준수
- 초소형 부스트 PFC 폼 팩터를 위한 고집적 디바이스
 - 컨트롤러, MOSFET 및 매우 낮은 역 회복 손실 다이오드(Qspeed)
- 대량 생산 환경에 최적화된 패키지
 - 절연 패드/히트스프레더 불필요
- 향상된 성능
 - 프로그래밍이 가능한 PG(Power Good) 신호
 - 사용자가 선택할 수 있는 전력 제한: 최적의 디바이스 선택을 위해 여러 HiperPFS-3 제품군을 동일한 설계에서 테스트 가능
 - 내장된 비선형 증폭기를 통해 고속 출력 OV 및 UV 보호기능, 과도 응답
 - UPS 또는 제너레이터에서 발생하는 입력 전압이 왜곡되는 경우에도 강력한 성능을 제공하는 디지털 라인 피크 감지
 - EMI 필터 및 브리지 왜곡을 보정하여 20%의 부하에서 0.92보다 큰 하이 라인 PF를 제공하는 디지털 역률 개선 장치
- 입력 전압과 각 라인 사이클을 통한 주파수 조정
 - 60kHz 이상의 범위 전체에 걸친 대역 확산으로 EMI 필터링 요구 사항 감소화
 - 보다 낮은 부스트 인덕턴스
- 유니버설 애플리케이션에 최대 450W 피크 출력 전력을, 하이 라인 전용 애플리케이션에는 최대 1kW 제공
- 보호 기능 내장: UVLO, UV, OV, OTP, 브라운인/아웃, 사이클별 Current Limit, 및 과부하 보호를 위한 전력 제한
- 할로겐 프리 및 RoHS 준수

애플리케이션

- PC
- 프린터
- LCD TV
- 비디오 게임 콘솔
- 80 Plus™ Platinum 설계
- 고전력 어댑터
- 고전력 LED 조명
- 산업 기기 및 가전 제품
- 일반 PFC 컨버터

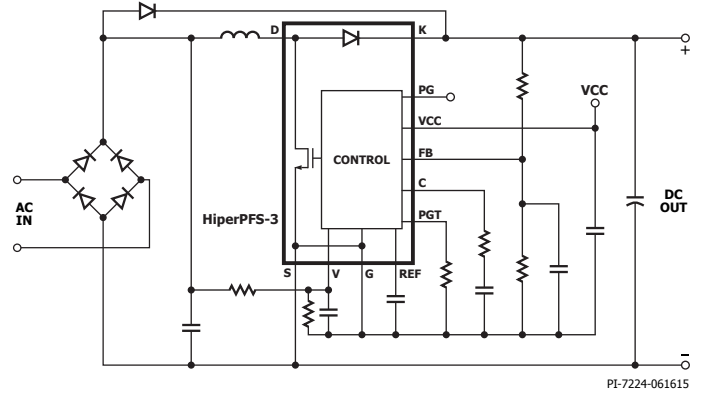


그림 1. 일반 애플리케이션 회로도

출력 전력표

유니버설 입력 디바이스		
제품	최대 연속 출력 전력 정격 90VAC(최대 전력 모드)	피크 출력 전력 (최대 전력 모드)
PFS7523L/H	110W	120W
PFS7524L/H	130W	150W
PFS7525L/H	185W	205W
PFS7526H	230W	260W
PFS7527H	290W	320W
PFS7528H	350W	385W
PFS7529H	405W	450W
하이 라인 전용 입력 디바이스		
제품	최대 연속 출력 전력 정격 180VAC(최대 전력 모드)	피크 출력 전력 (최대 전력 모드)
PFS7533H	255W	280W
PFS7534H	315W	350W
PFS7535H	435W	480W
PFS7536H	550W	610W
PFS7537H	675W	750W
PFS7538H	810W	900W
PFS7539H	900W	1000W

표 1. 출력 전력표(최대 연속 정격 출력 전력은 표 2 참조)

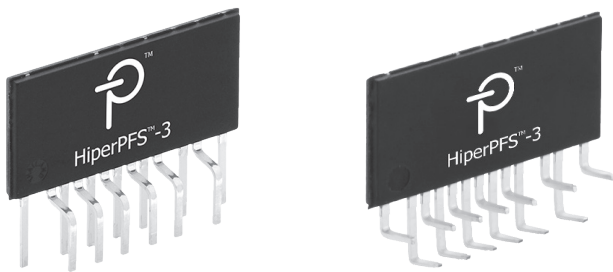


그림 2. 패키지 옵션

설명

HiperPFS™-3 디바이스는 CCM(Continuous Conduction Mode) 부스트 PFC 컨트롤러, 게이트 드라이버, 매우 낮은 역 회복(Qspeed™) 다이오드 및 고전압 파워 MOSFET을 단일 로우 프로파일(GROUND 핀이 연결됨) 전원 패키지에서 통합합니다. HiperPFS-3 디바이스는 PFC 컨버터에서 필요로 하는 외부 전류 센싱 저항 및 관련된 전력 손실을 없애주며 출력 부하, 입력 라인 전압 및 입력 라인 사이클에 대한 스위칭 주파수를 조정하는 혁신적인 제어 기법을 활용합니다.

이 제어 기술은 특히 경부하 시 컨버터의 전체 부하 범위에 걸쳐 효율을 극대화합니다. 또한 넓은 대역 확산 효과(wide-bandwidth spread spectrum effect)로 인해 EMI 필터링 요건을 크게 최소화합니다. HiperPFS-3에서는 라인 모니터링 기능, 라인 피드 포워드 배울 및 역률 개선을 위한 고급 디지털 기술을 사용하며, 동시에 매우 낮은 무부하 전력 소비를 유지하기 위해 코어 컨트롤러에는 아날로그 기술을 사용합니다. HiperPFS-3는 부하 과도 응답을 향상하기 위한 고정적 비선형 에러 증폭기, 사용자 프로그래밍이 가능한 PG(Power Good) 신호 그리고 사용자가 선택할 수 있는 전력 제한 기능을 제공합니다. HiperPFS-3에는 UV, OV, 브라운 인/브라운 아웃 및 히스테리시스 써멀 섯다운과 같은 파워 인테그레이션스(Power Integrations)의 포괄적인 보호 기능이 내장되어 있습니다. 또한 HiperPFS-3는 파워 MOSFET의 사이클별 전류 제한 및 SOA(안전 작동 영역) 보호, 과부하 보호를 위한 출력 전력 제한 그리고 디바이스의 핀투핀에 대한 단락 보호 기능을 제공합니다.

HiperPFS-3의 혁신적인 VF-CCM(가변 주파수 연속 도통 모드)은 평균 스위칭 주파수를 낮게 유지하여 스위칭 손실을 최소화하고 동시에 CCM(Continuous Conduction Mode) 솔루션의 전통적인 문제인 EMI를 억제하기 위해 스위칭 주파수를 변조합니다. HiperPFS-3를 사용하는 시스템은 일반적으로 컨버터의 총 X 및 Y 커패시턴스 요구 사항은 물론이고 부스트 초크와 EMI 노이즈 억제 초크 모두의 인덕턴스가 감소하여 전반적인 시스템 크기와 비용이 줄어듭니다. 또한 HiperPFS-3는 개별 MOSFET 및 컨트롤러를 사용한 설계와 비교하여 부품 수와 보드 풋프린트를 크게 줄이고 동시에 시스템 설계를 간소화하고 신뢰성을 높입니다. 혁신적인 가변 주파수, CCM(Continuous Conduction Mode) 덕분에 HiperPFS-3는 CCM 작동의 모든 이점을 실현하고 동시에 저렴하고 간단한 소형 EMI 필터를 활용할 수 있습니다.

많은 지역에서는 고전력 요구 사항이 있는 다수의 전자 제품에 대해 높은 역률을 의무화하고 있습니다. 이러한 규칙은 전체 부하 범위(풀 부하~10% 부하)에서 높은 파워 스프라이 효율을 요구하는 다수의 애플리케이션 관련 표준과 결합되어 적용됩니다. 경부하 시 높은 효율성은 경부하인 경우에도 고정된 MOSFET 스위칭 주파수가 각 사이클에 대해 고정된 스위칭 손실을 일으키는 전통적인 PFC 솔루션이 갖고 있는 문제입니다. 부하 범위 전체에서 상대적으로 균일한 효율을 제공한다는 이점 이외에 HiperPFS-3는 20%의 부하에서도 0.92를 초과하는 높은 역률을 제공할 수 있습니다. HiperPFS-3를 사용하면 PC, LCD TV, 노트북, 전자기기, 펌프, 모터, 팬, 프린터 및 LED 조명과 같은 응용 분야의 광범위한 시장에서 새롭게 떠오르는 에너지 효율성 표준을 손쉽게 준수할 수 있습니다.

HiperPFS-3의 고급 파워 패키징 기술 및 높은 효율성은 IC 마운팅과 열 관리의 복잡성을 간소화하고 동시에 단일 소형 패키지에서 매우 높은 전력 용량을 제공합니다. 이 디바이스는 75W~900W의 PFC 애플리케이션에 적합합니다.

제품의 주요 특징

역률 보정 솔루션

- 고전압 파워 MOSFET, 매우 낮은 역 리커버리 손실 Qspeed 다이오드, 컨트롤러 및 게이트 드라이버 통합
- EN61000-3-2 클래스 C 및 D 준수
- 내장된 보호 기능으로 외부 부품 수 감소
- 정확한 내장 브라운인/브라운아웃 보호 기능
- 정확한 내장 저전압(UV) 보호 기능
- 정확한 내장 과전압(OV) 보호 기능
- 히스테리시스(Hysteresis) 써멀 섯다운(OTP)
- 과부하 보호를 위한 내부 전력 제한 기능
- 사이클 단위 전력 스위치 Current Limit
- 부하 과도 응답 향상을 위한 리니어 에러 증폭기 내장
- 외부 전류 센싱 저항 불필요
- sense-FET를 통해 '손실 없는' 내부 센싱 제공
- 부품 수 및 시스템 손실 감소
- 고전류 게이트 드라이브 루프 영역 최소화
- 시작 시 출력 오버슈트 및 스트레스 최소화
- 집적된 전력 제한
- 동적 응답 향상
- 전체 입력 전압 범위에서 루프 게인 균일화를 위한 디지털 방식으로 제어되는 입력 라인 피드 포워드 게인 조정
- 안정성 향상과 비용 절감을 위해 최대 40개 개별 부품 제거

높은 효율성, 낮은 EMI 및 높은 PF를 위한 솔루션

- CCM(Continuous Conduction Mode) PFC에서 일정한 Amp-sec[온 타임] Volt-sec[오프 타임] 컨트롤 엔진 사용
- 부하 전체에서 높은 효율
- 부하 전체에서 높은 역률
- 저렴한 EMI 필터
- 경부하 효율 향상을 위한 주파수 슬라이딩 기술
- 정격 입력 전압에서 10% 부하부터 풀 부하까지 95%를 초과하는 효율을 얻을 수 있음
- EMI 필터 디자인을 단순화하는 가변 스위칭 주파수
- 효율을 극대화하고 EMI 필터 요구 사항을 최소화하기 위해 라인 입력 전압에 따라 달라짐
- 대역 확산 효과를 극대화하기 위해 입력 라인 사이클 전압에 따라 60kHz보다 크게 변함

고전력 애플리케이션을 위한 최첨단 패키지

- 초소형 패키지에서 최대 450W[유니버설], 1kW[하이 라인에만 해당]의 피크 출력 전력 용량
- 접착제 또는 클립을 사용하여 히트싱크에 간단히 장착
- 절연 패드가 필요 없으며 히트싱크에 직접 연결 가능
- 단순 보드 트레이스 라우팅 및 고전압 연면거리 요건에 적합한 지그 재구성 핀 배열
- PFC 컨버터용 단일 패키지 솔루션으로 어셈블리 비용 절감 및 레이아웃 크기 축소

핀 기능 설명

BIAS POWER(VCC) 핀:

IC에 전원을 공급하는 데 사용되는 10.2~15VDC[작동 중, 일반적으로 12V] 바이어스 서플라이입니다. 장기적인 안정성을 위해 BIAS POWER 핀이 15VDC를 초과하지 않도록 바이어스 전압이 내부적으로 클램핑되어야 합니다.

REFERENCE(REF) 핀:

이 핀은 내부 바이패스 커패시터에 연결되어 있고 FULL 또는 EFFICIENCY 전력 모드에 필요한 IC를 프로그래밍하는 데 사용됩니다. 외부 커패시터는 REFERENCE 및 SIGNAL GROUND[G] 핀 사이에 연결되어 있습니다. 참고: 서지 발생 시 리턴 전류가 클 수 있는 다른 복귀 트레이스와 G로 복귀 트레이스를 공유하면 안 됩니다. '폴'(1.0μF ±20%) 및 '효율'(0.1μF ±20%) 전원 모드를 선택할 수 있도록 REFERENCE 핀에는 유효한 커패시터 값이 두 개 있습니다.

SIGNAL GROUND(G) 핀:

루프 보정과 BIAS POWER(VCC), REFERENCE(REF) 및 VOLTAGE MONITOR(V)에 대한 디커플링 커패시터를 비롯한 피드백 회로에 사용되는 디스크리트 부품은 SIGNAL GROUND (G) 핀을 연결해야 합니다. SIGNAL GROUND 핀 역시 디바이스의 탭에 연결됩니다. SIGNAL GROUND 핀은 IC 외부에 있는 SOURCE 핀에 직접 연결하면 안 됩니다.

VOLTAGE MONITOR(V) 핀:

VOLTAGE MONITOR 핀은 100:1, 1% 높은 임피던스 저항 분배기를 통해 정류된 고전압 DC 레일에 연결되어 전력 손실 및 스탠바이 전력 사용량을 최소화합니다. 권장되는 저항 값은 8MΩ~16MΩ입니다. 이 분배기 비율을 수정하면 피크 출력 제한, 브라운인/브라운아웃 기준값에 영향을 미쳐 입력 전류 품질을 떨어뜨립니다(역률 감소 및 THD 증가). 정류된 DC 버스에 있는 모든 스위칭 노이즈를 바이패스하려면 VOLTAGE MONITOR 핀에서 SIGNAL GROUND 핀까지 80μs의 공칭 시정수를 생성하는 소형 세라믹 커패시터가 필요합니다.

이 핀은 또한 브라운인/브라운아웃 감지 기준값이 특징이고 개화로 상태인 경우 풀다운으로 작동하도록 하기 위해 약한 전류 소스를 IC로 통합합니다.

COMPENSATION(C) 핀:

이 핀은 COMPENSATION 핀과 SIGNAL GROUND 핀 사이의 커패시터 및 저항 네트워크 연결을 통해 OTA 에러 증폭기의 루프 극점/영점 보상에 사용됩니다. COMPENSATION 핀은 OTA 에러 증폭기의 출력과 온타임 및 오프 타임 컨트롤러에 대한 입력에 내부적으로 연결되어 있습니다.

FEEDBACK(FB) 핀:

이 핀은 메인 전압 레귤레이션 피드백 저항 분배기 네트워크에 연결되어 있고 고속 과전압 및 저전압 보호에도 사용됩니다. 또한 이 핀은 스탠바이 시 그리고 작동 중 피드백 전압 분배기 네트워크의 존재를 감지합니다. 적절하게 최적화된 전력 제한 및 역률을 위해 분배기 비율이 VOLTAGE MONITOR 핀과 동일해야 합니다. 큰 상단 저항은 8MΩ~16MΩ ±1%인 것이 좋습니다. 하단 저항이 있는 경우 공칭 80μs 시정수를 생성하는 소형 세라믹 커패시터가 FEEDBACK 및 SIGNAL GROUND 사이에 있어야 합니다.

POWER GOOD(PG) 핀:

PG 기능 사용은 선택 사항입니다. POWER GOOD 핀은 출력 전압이 레귤레이션 상태인 경우 전류를 싱크하는 액티브 로우 오픈 드레인 연결이어야 합니다. 스탠바이 시 FEEDBACK 핀 전압이 내부 레퍼런스 전압의 ~95%까지 상승하면 POWER GOOD 핀은 떨어집니다. 스탠바이 후 PG 신호가 높은 임피던스가 되는 출력 전압 기준값은 POWER GOOD THRESHOLD 핀 저항으로 프로그래밍된 기준값에 따라 달라집니다. 사용하지 않는 경우 POWER GOOD 핀은 연결되지 않은 상태로 남아 있습니다.

POWER GOOD THRESHOLD(PGT) 핀:

PG 신호가 레귤레이션 상태를 벗어난 PFC단을 나타내는 높은 임피던스가 되면 이 핀이 출력 전압 기준값을 프로그래밍하는 데 사용됩니다. PG 신호에 대한 낮은 기준값은 POWER GOOD THRESHOLD 핀과 SIGNAL GROUND 핀 사이의 저항으로 프로그래밍됩니다. POWER GOOD THRESHOLD를 REFERENCE 핀에 연결하면 PG(POWER GOOD) 기능이 비활성화됩니다(즉, POWER GOOD 핀이 높은 임피던스 상태로 남아 있음).

SOURCE(S) 핀:

이 핀은 마이너스 벌크 커패시터 단자 연결과 전력 스위치의 소스 연결입니다.

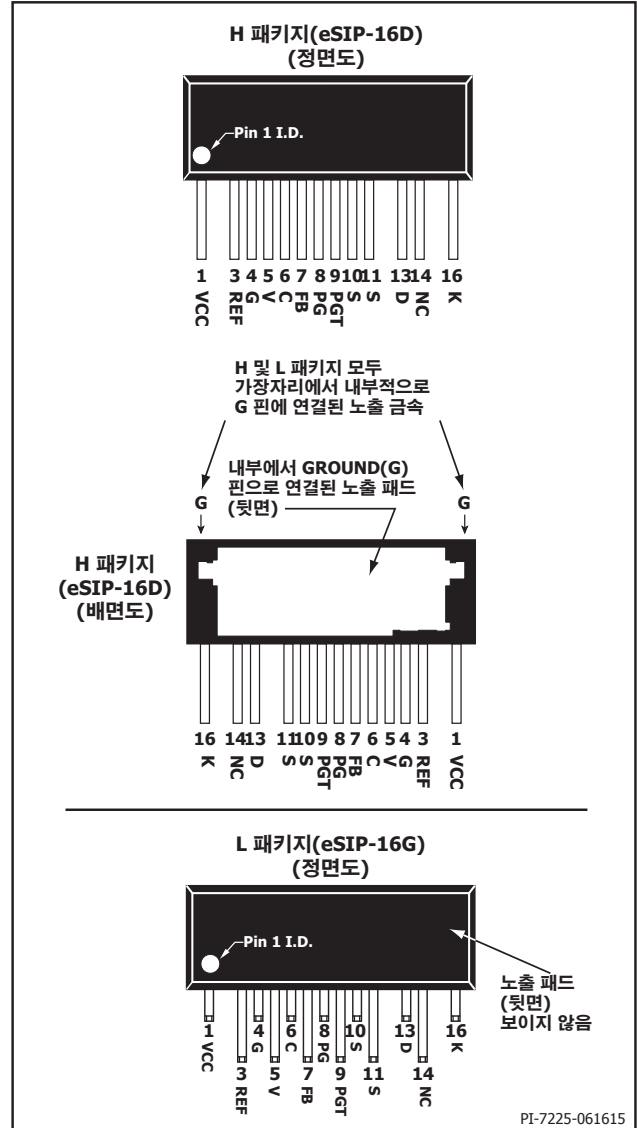


그림 3. 핀 구성

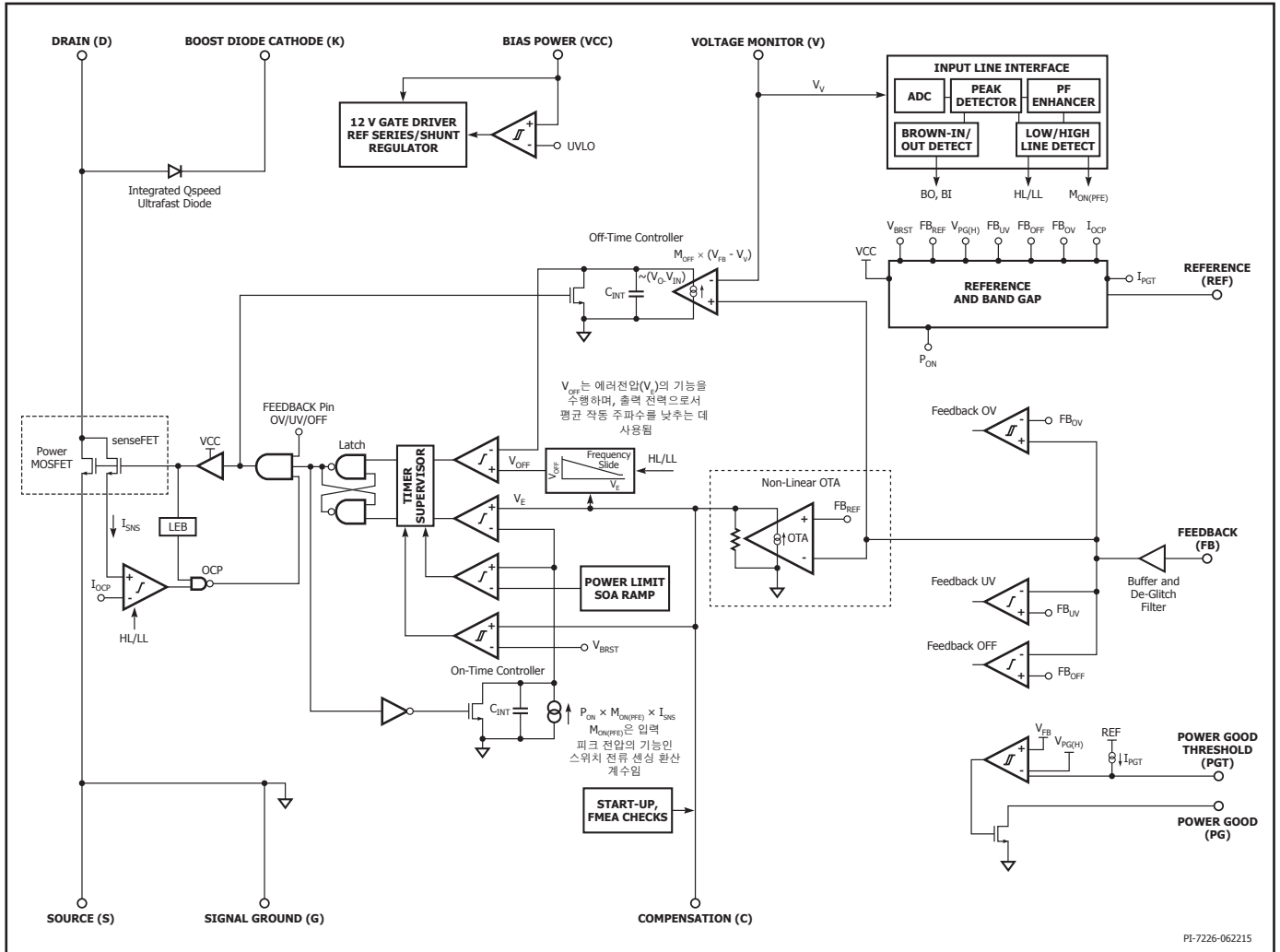


그림 4. 기능 블록 다이어그램

DRAIN(D) 핀:

내부 전력 스위치의 드레인 연결입니다.

BOOST DIODE CATHODE(K) 핀:

내부 Qspeed 다이오드의 캐소드 연결입니다.

기능 설명

HiperPFS-3는 가변 스위칭 주파수 부스트 PFC 솔루션입니다. 좀 더 구체적으로 설명하면 HiperPFS-3는 일정한 Amp-sec 온타임 및 일정한 volt-sec 오프 타임 제어 알고리즘을 채택합니다. 이 알고리즘은 고조파 Current Limit(고역률) 규제를 준수하기 위해 출력 전압을 레귤레이션 하고 입력 전류를 형성하는 데 사용됩니다. 스위치 전류를 통합하고 스위치 온 타임 동안 amp-sec이 일정하도록 제어하면 평균 입력 전류가 입력 전압을 따르도록 할 수 있습니다. 출력 전압과 입력 전압 사이의 차이를 통합하면 부스트 인덕터의 전자기 특성에 따라 좌우되는 Volt-sec 균형을 일정하게 유지하므로 출력 전압 및 전력을 레귤레이션합니다. 특히, 이 컨트롤 기술은 오프 타임(t_{OFF})에 대한 일정한 Volt-sec 를 설정합니다. 오프 타임은 다음과 같이 컨트롤됩니다.

$$(V_O - V_{IN}) \times t_{OFF} = K_1 \tag{1}$$

온 타임 시 volt-sec는 오프 타임 시 volt-sec와 같아야 하므로 PFC 초크에서 자속 평형을 유지하기 위해 온 타임(t_{ON})은 다음과 같이 컨트롤됩니다.

$$V_{IN} \times t_{ON} = K_1 \tag{2}$$

또한 컨트롤러는 파워 MOSFET의 각 온 사이클(On-cycle) 중 일정한 축적 값을 설정합니다. 사이클당 전하는 부하 변경에 따라 많은 스위칭 사이클을 거치면서 점진적으로 바뀌므로 하프 라인 사이클 동안 일정하게 유지되는 것으로 간주할 수 있습니다. 따라서 이 일정한 충전(또는 Amp-sec) 제어를 사용하면 다음 관계도 성립됩니다.

$$I_{IN} \times t_{ON} = K_2 \tag{3}$$

t_{ON} 을 (2)에서 (3)으로 치환하면:

$$I_{IN} = V_{IN} \times \frac{K_2}{K_1} \tag{4}$$

(4)의 관계는 일정한 Amp-sec 온 타임 및 일정한 Volt-sec 오프 타임을 컨트롤하면 입력 전류 I_{IN} 이 입력 전압 V_{IN} 에 비례하므로 PFC의 기본 요구 조건을 충족하도록 합니다.

이 컨트롤은 연속 모드 파워 스위치 전류 파형을 생성합니다. 이때 입력 전압에 비례하여 입력 전류를 생성하기 위해 하프 사이클 동안 주파수와 피크 전류 값이 둘 다 변경됩니다.

컨트롤 엔진

컨트롤러에는 비반전 단자가 3.85V의 내부 전압 레퍼런스에 연결된 대역폭이 낮고 게인이 높은 OTA 에러 증폭기가 있습니다. 에러 증폭기의 반전 단자는 일반적으로 출력 전압을 385V로 레귤레이션하기 위해 분배기 비율이 1:100인 출력 전압 분배 네트워크에 연결된 외부 FEEDBACK 핀에서 사용할 수 있습니다. FEEDBACK 핀은 빠른 과도 부하 응답을 위해 분배 네트워크에 직접 연결됩니다.

내부적으로 센싱된 FET 스위치 전류는 입력 전압 피크 감지기 전류 센싱 게인(M_{ON})에 따라 조정된 후 통합되고 에러 증폭기 신호(V_E)와 비교되어 사이클 온 타임을 결정합니다. 입력 전압과 출력 전압의 차이를 내부적으로 얻어 그 결과가 조정, 통합된 후 전압 레퍼런스(V_{OFF})와 비교되어 사이클 오프 타임을 결정합니다. 내부 조정 계수를 주의 깊게 선택하면 왜곡이 매우 적고 역률이 높은 입력 전류 파형이 생성됩니다.

라인 피드-포워드 조정 계수(M_{ON}) 및 PF 개선 장치

VOLTAGE MONITOR(V) 핀 전압이 샘플링되어 Δ-Σ ADC에 따라 양자화된 디지털 값으로 변환됩니다. 동적 시정수 및 멀티 사이클 필터링 기능이 있는 디지털 라인 사이클 피크 감지기는 입력 라인 전압의 피크를 얻어 평활화합니다. 이 피크는 M_{ON} 변수를 통해 전류 센싱 신호의 게인을 내부적으로 조정합니다. 이는 컨트롤 피드백 신호의 동적 범위를 줄이고 작동 입력 라인 범위에 걸쳐 루프 게인을 평활화하는 데 필요합니다. 라인 센싱 피드 포워드 게인 조정은 피크 정류 AC 입력 전압의 제곱근에 비례하고 VOLTAGE MONITOR 핀 전압의 작동에 따라 조정됩니다.

EMI 필터 및 전체 브리지 네트워크를 통해 입력 전류 왜곡을 보정하기 위해 하이 라인 및 경부하 시 피드 포워드 M_{ON} 변수가 라인 사이클 전체에서 동적으로 조정됩니다.

또한 라인 센싱 피드 포워드 게인은 입력 라인 범위 전체에서 스위치 출력 제한을 제공하는 데 중요합니다.

이 특성은 90~230VAC의 입력 라인에서 풀부하 시 비교적 일정한 내부 에러 전압 레벨을 유지하기 위해 최적화됩니다.

디바이스에 지정된 피크 정격 출력이 초과된 경우 내부 출력 제한 기능은 출력 과부하에 따라 설정된 레귤레이션 기준값 아래로 출력 전압을 레귤레이션하여 일정한 출력 전력을 유지합니다. 그림 6은 부하의 작동에 따른 일반적인 레귤레이션 특성을 보여줍니다.

브라운인 기준값(V_{BR+}) 미만인 경우 디바이스가 그림 7에 표시된 것처럼 '최대' 전력 모드에서 작동하면 전력 제한이 줄어들습니다. 입력 라인 전압이 브라운아웃 기준값(V_{BR-})을 향해 떨어지고 부하가 전력 제한 정격 감소를 초과한 경우 부스트 출력 전압이 그림 6처럼 레귤레이션을 벗어나 하강합니다.

디바이스가 '효율' 모드에서 작동하는 경우 표 1에 표시된 정격 피크 전력이 브라운인 기준값 아래인 전압에 대해 정격 감소되지 않습니다.

핀투핀 단락 보호를 사용한 스타트업

스타트업 시 엔진은 스위칭을 시작하기 전에 그림 8에 표시된 것처럼 일련의 작동 확인과 핀 단락/오픈 평가를 수행합니다. 입력 전압 피크가 브라운인을 초과하면 엔진이 스위칭을 활성화합니다.

OTA 에러 증폭기는 FEEDBACK 핀에 대해 센싱된 출력 전압이 레귤레이션 범위를 벗어난 경우 NLA(비선형 증폭기) 메커니즘을 제공하여 본질적으로 느린 피드백 루프 응답을 극복합니다. 따라서 에러 증폭기 기능이 과도 부하 중 최대 오버슈트 및 언더슈트를 제한할 수 있습니다.

스타트업 시 스위치 및 출력 다이오드 전류 스트레스를 줄이기 위해 HiperPFS-3에서는 스타트업 중 출력 전압(V_{OUT})을 기반으로 오프 타임을 계산하여 스타트업이 상대적으로 부드럽게 제어됩니다.

적용된 VCC가 VCC_{UVLO+} 기준값을 초과하고 온칩 V_{REF} 레귤레이터의 출력이 REF_{UV+}를 초과하면 REFERENCE 커패시터의 값이 감지되어 최대 또는 효율 전력 모드가 래칭됩니다. 핀 오픈/단락 테스트가 수행됩니다. 그리고 FEEDBACK 핀 전압이 유효하면 과열 OTP가 False인지 검사됩니다. 이전 검사가 충족되면 입력 전압이 V_{BR+} 기준값을 초과할 때까지[그러나 피크 감지기는 포함되지 않음] VOLTAGE MONITOR 핀을 통해 모니터링됩니다. 이 때, 스위칭이 활성화됩니다.

타이밍 감시기 및 동작 주파수 범위

컨트롤러는 입력 주파수 하프 사이클(CCM에서 작동하는 경우 일반적으로 22~123kHz의 범위) 동안 가변 스위칭 주파수를 사용하여 작동해야 하기 때문에 컨트롤러에는 최대 스위치 온 타임 및 오프 타임을 모니터링하여 제한하고 최소 사이클 온 타임을 보장하는 타이밍 감시기 있습니다. 그림 9(a)는 피크 부하 상태 시 입력 전압에 따른 디바이스 스위치 주파수의 일반적인 하프 입력 주파수 프로파일을 보여줍니다. 그림 9(b)는 115VAC의 입력 전압 상태일 때 부하에 따른 스위칭 주파수에 대한 EcoSmart™의 효과를 보여줍니다. 스위칭 주파수는 CCM(Continuous Conduction Mode) 작동 시 부스트 초크 인덕턴스의 작동으로 발생하는 것이 아닙니다.

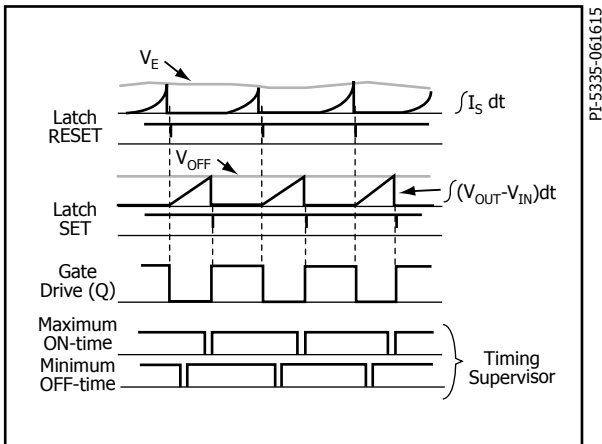


그림 5. 이상적인 컨버터 파형

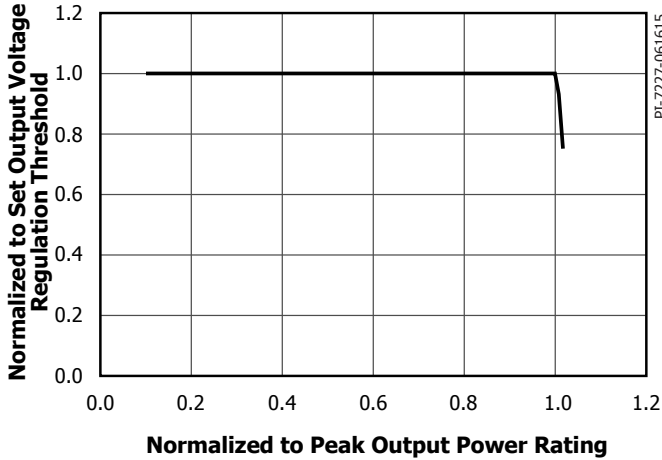


그림 6. 일반화된 정격 피크 부하에 따라 일반화된 출력 전압의 특성

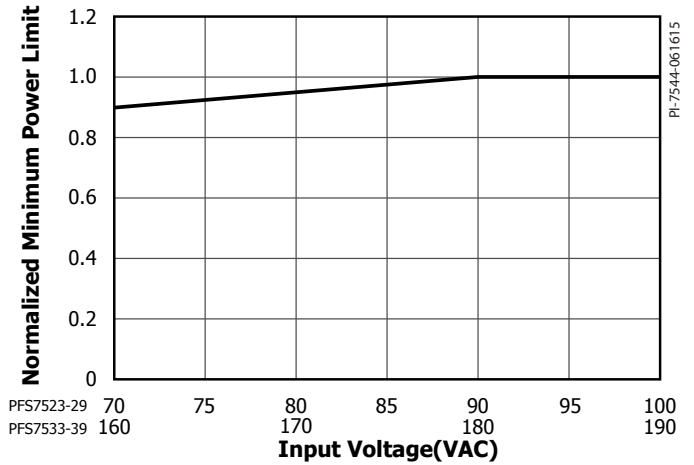


그림 7. 입력 전압에 따라 일반화된 최소 전력 제한

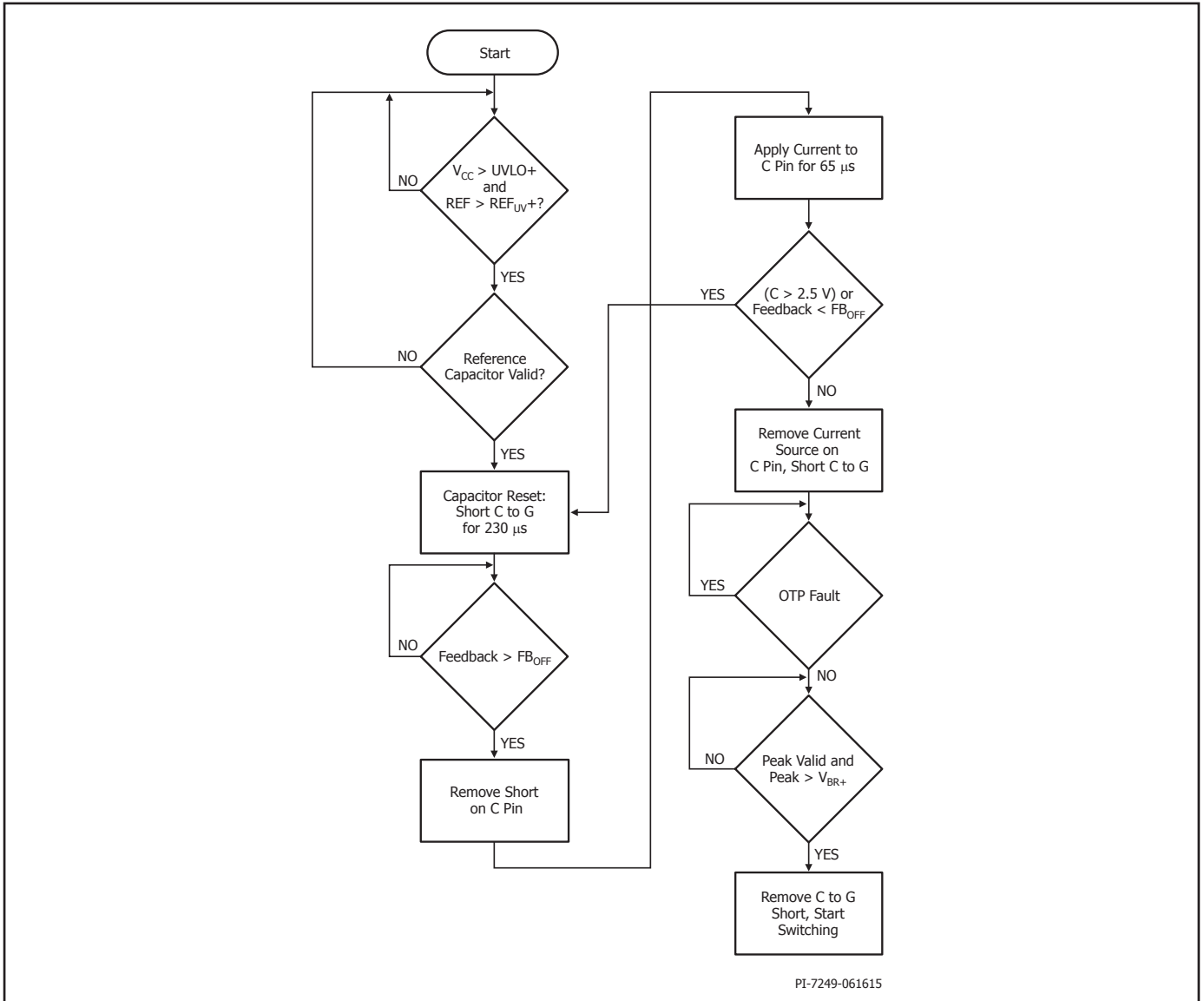


그림 8. 스타트업 흐름도

EcoSmart

HiperPFS-3에는 내부 오류 신호(V_E)를 사용하여 컨버터 출력 전력을 감지하는 EcoSmart 기능이 포함되어 있습니다. 내부 오류 신호는 출력 전력과 관련되어 있기 때문에 이 신호 레벨이 출력 전력에 따라 평균 스위칭 주파수를 설정하는 데 사용됩니다.

그림 10에서처럼 오프 타임 동안 컨터를 레퍼런스(V_{OFF})는 내부 에러 전압 레벨(출력 전력)에 따라 제어되므로 변환기가 출력 전압 레귤레이션을 유지하고 변환 효율을 정격 부하 20%~100%에서 상대적으로 평활화할 수 있습니다. 이는 여러 효율 지점을 충족하는 데 필수입니다. 주파수 슬라이드의 정도 역시 입력 라인 전압에 따라 제어됩니다. 입력 전압에 따라 V_{OFF} 슬로프가 낮아지면 높은 입력 라인 작동을 위한 평균 주파수 값이 줄어듭니다.

무부하 소비 전력 감소를 위한 버스트 모드

HiperPFS-3 엔진은 무부하 상태에서 고정된 에러 전압 레벨 간에 전압 스위치 온 및 오프를 작동하는 버스트 모드로 전환되도록 설계되어 있습니다. 따라서 누설 전류가 부하의 대다수를 일으키는 경우 레귤레이션을 유지하기 위해 버스트 모드 스위칭으로 소비되는 전력을 줄입니다. 경부하 시 높은 출력 전압 리플은 효율적인 버스트 모드 작동의 결과입니다.

PG(Power Good) 신호

HiperPFS-3는 FEEDBACK 핀에서 센싱된 출력 전압이 설정된 출력 전압 기준값의 ~95%(V_{PG+})까지 상승하는 경우 스타트업 중 오픈 드레인 스위치를 켜는 내부 비교기를 구성하는 'PG(Power Good)' 회로가 특징입니다. 스타트업 중 출력 전압이 V_{PG+} 에 도달하기 전에 PG 신호는 높은 임피던스 상태가 됩니다(내부 스위치는 'OFF'상태임).

FEEDBACK 핀에서 센싱된 출력 전압이 POWER GOOD THRESHOLD(PGT) 핀의 저항에 따라 프로그래밍된 사용자 선택 기준값으로 떨어지면 PG(Power Good) 신호가 'ON'에서 'OFF' 상태로 전환됩니다. POWER GOOD THRESHOLD 핀은 고정된 전류 I_{PGT} 를 제공합니다. PFC 출력이 레귤레이션 범위를 벗어나 PG(Power Good) 신호가 'ON' 상태에서 임피던스가 높은 'OFF' 상태로 변환되면 PG(Power Good) 기준값 저장과 결합된 이 전류가 기준값을 설정합니다.

PG(Power Good) 비교기에는 내부 81 μs 디글리치 필터(t_{PGD})가 있어 노이즈 발생 시 프로그래밍된 V_{PG-} 기준값이 잘못 실행되는 일이 없도록 방지합니다.

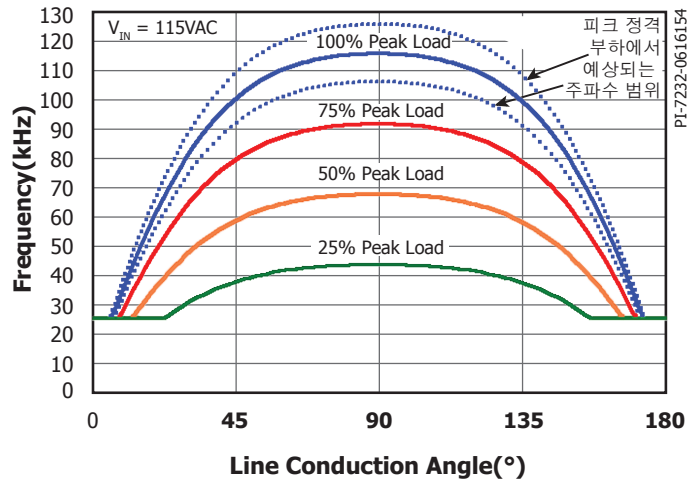
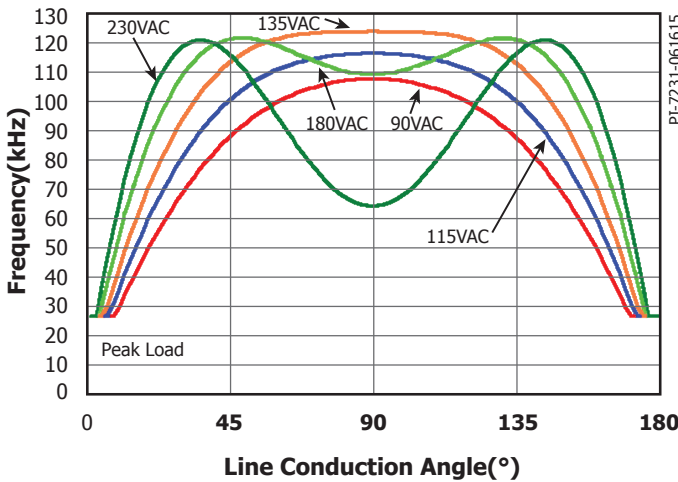


그림 9. (a) 하프 라인 사이클 동안 입력 전압에 따른 주파수 변동 (b) 하프 라인 사이클 동안 부하에 따른 주파수 변동
참고: 표시된 주파수 프로파일은 분석적으로 파생되었으며 전체 라인 사이클 간 CCM 작동을 반영합니다.

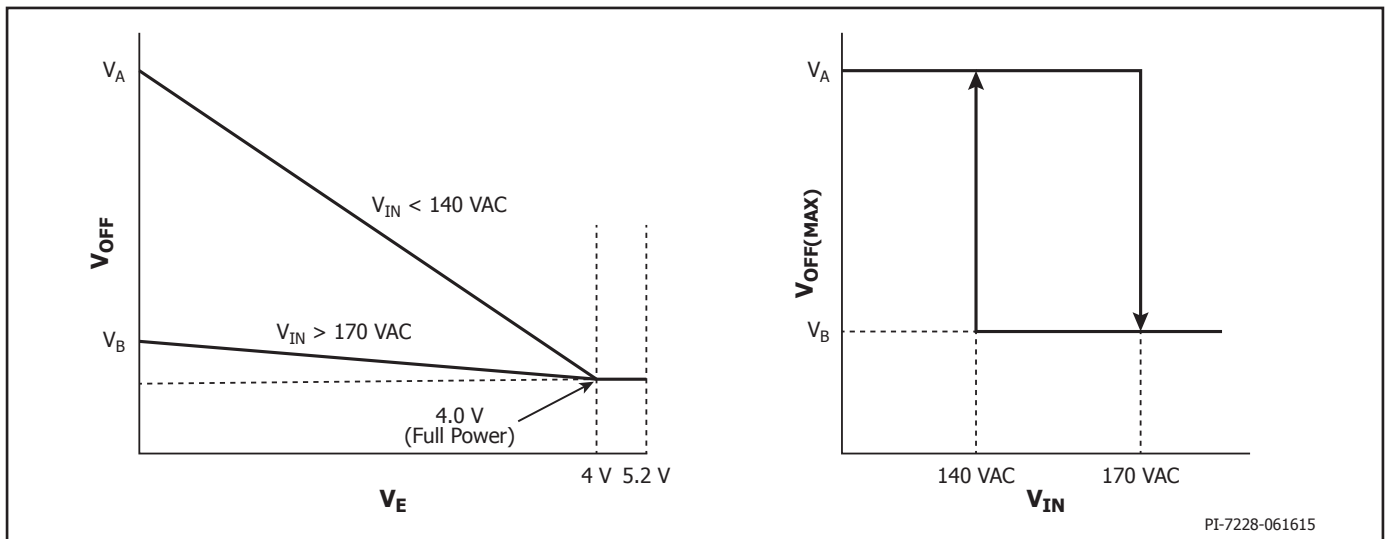


그림 10. EcoSmart 주파수 슬라이드 V_{OFF} 와 V_E 비교 및 $V_{OFF(MAX)}$ 와 입력 전압 비교

부하로 인한 고장 때문에 부스트가 레귤레이션(설정된 출력 전압 임계값의 ~95% 이상)을 달성하지 못하는 경우 PG 기능은 임피던스가 높은 상태로 남아 있고 출력 전압이 사용자가 프로그래밍한 V_{PG} 기준값 아래로 떨어진 경우를 나타내지 않습니다. V_{PG} 기준값에 도달하면 사용자가 프로그래밍한 V_{PG} 기준값이 활성화됩니다.

POWER GOOD THRESHOLD 프로그래밍 핀이 REFERENCE 핀에 연결되어 있으면 PG(Power Good) 기능이 비활성화되고 PG는 임피던스가 높은('OFF') 상태로 남아 있습니다. 이는 PG가 사용 중이 아닌 경우 기본 구성입니다. POWER GOOD THRESHOLD 핀이 SIGNAL GROUND 핀으로 단락되면 PG 신호가 V_{PG+} 에서 'ON' 상태로 전환되고 PFC 출력 전압이 $t_{FB,UV}$ 초 이상 $V_{FB,UV}$ 기준값 아래로 떨어질 때까지 낮은('ON') 상태로 남아 있습니다.

위에서 설명한 조건을 비활성화하는 것과 마찬가지로 PGT 저항의 값이 V_{PG} 기준값이 V_{PG+} 기준값보다 코도록 하는 값인 경우 PG 신호는 래치 OFF되고 임피던스가 높은 OFF 상태로 남아 있습니다.

PG(Power Good) 기능은 다음과 같은 조건에서는 작동하지 않습니다.

- A. VCC 또는 VREF가 유효한 작동 범위에 없는 경우. UVLO- 보다 낮은 VCC 또는 REF_{UV} 보다 낮은 VREF의 경우 임피던스가 높은 상태일 때 POWER GOOD 핀에서 PG(Power Good) 기능이 유효하지 않습니다.
- B. 과열 고장으로 인해 소프트 셋다운이 시작되면 PG(Power Good)는 임피던스가 높은 상태가 되어 OT 장애의 2차측 회로에 조기 알림을 제공합니다.
- C. PGT가 225V~360V의 유효한 프로그래밍 범위를 벗어난 경우. PGT 플로우팅을 비롯하여 이 범위를 벗어나는 PGT 전압은 PG가 활성화될 다음으로 변환되지 않도록 방지합니다. 이 범위 미만인 PGT 전압은 출력 저전압($V_{FB,UV}$) 기준값에서 PG를 비활성화시킵니다.
- D. 스타트업 순서 검사에 통과하여 변환기가 스타트업 상태가 되면 PGT가 오픈 상태인 경우 컨트롤러가 리셋될 때까지 PG 신호가 임피던스가 높은 래치 상태로 남아 있습니다.

선택 가능한 출력 제한

REFERENCE 핀의 커패시터를 사용하면 각 디바이스에 대해 사용자가 '최대' 및 '효율' 전력 제한 간에서 선택할 수 있습니다. '효율' 출력 모드에서는 사용자가 증가된 변환 효율에 대한 출력 전력 요건을 충족하기 위해 더 큰 디바이스를 선택할 수 있습니다.

'최대' 전력 모드에서 REFERENCE 핀 커패시터는 $1.0 \mu F \pm 20\%$ 이고 '효율' 전력 제한 모드는 $0.1 \mu F \pm 20\%$ 커패시터값을 사용합니다. REFERENCE 핀이 실수로 그라운드로 단락되면 IC는 스위칭을 비활성화하고 스타트업 순서의 모든 조건이 충족될 때까지 비활성 상태로 남아 있습니다.

REFERENCE 핀이 오픈 회로인 경우 바이패스 커패시터가 없으면 스타트업이 방지됩니다. 작동 중 오픈 회로로 인해 REFERENCE 핀 노이즈가 발생하여 VREF REF_{UV} 셋다운이 일어날 수 있습니다.

보호 모드

브라운인 보호(V_{BR+})

VOLTAGE MONITOR 핀에는 입력 라인 저전압 감지 기능이 있어 최소 스타트업 전압을 제한합니다. 이러한 감지 기준값은 디바이스가 브라운인보다 작은 입력 AC 전압과 입력 피크 전압인 $400V_{PK}$ 에서 시작되지 않도록 억제합니다.

브라운아웃 보호(V_{BR-})

VOLTAGE MONITOR 핀에는 브라운아웃 보호 모드가 있습니다. $t_{BRWN,OUT}$ (브라운아웃 디바운스 시간)을 초과하는 기간 동안 VOLTAGE MONITOR 핀 전압이 라인 저전압 기준값(V_{BR-})미만인 경우 HiperPFS-3은 이 모드에서 턴오프됩니다. 단일 하프 라인 사이클이 누락되는 경우 (정상적으로 작동하는 라인 주파수: 47Hz~63Hz) 브라운아웃 감지가 시작되지 않습니다. 브라운아웃이 트리거되면 HiperPFS-3 소프트 셋다운이 1ms의 기간 동안 점차적으로 내부 오류 전압을 0V로 줄여 파워 MOSFET 온 타임을 0으로 만듭니다. 이 소프트 셋다운 개시는 다음 라인 사이클 제로 크로싱에 맞춰 조정되어 리액티브 부품 di/dt 과도를 최

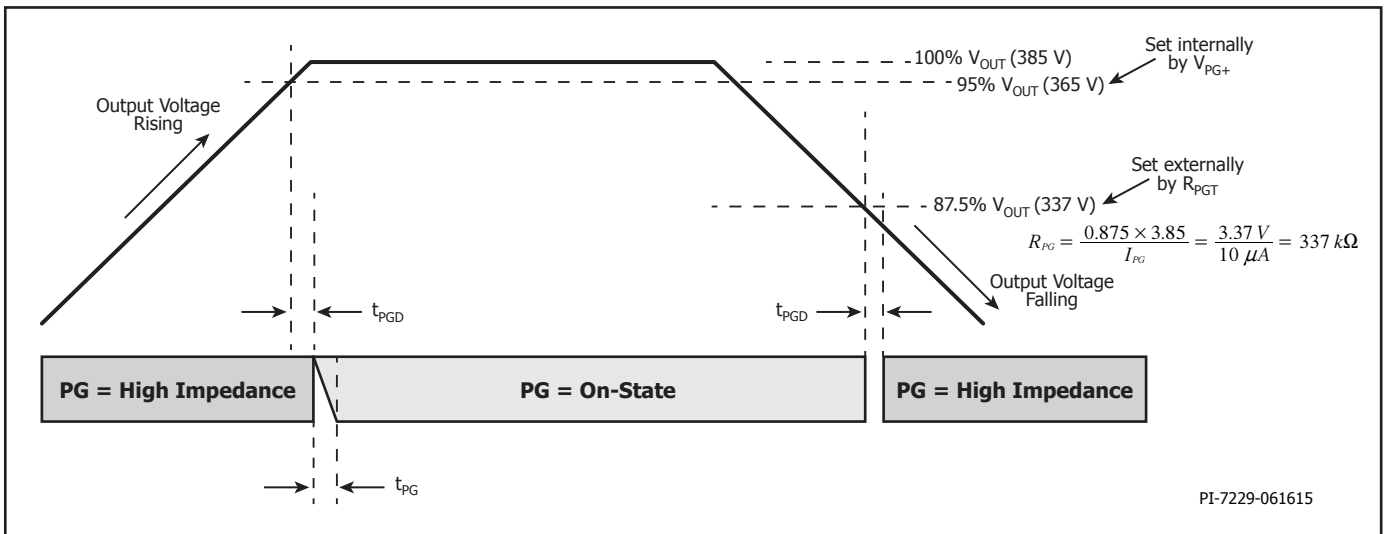


그림 11. PG(Power Good) 기능 설명

소화하고 부스트 초크 내에 저장된 에너지에 대한 시간과 입력 EMI 필터를 소산시킬 수 있습니다. 따라서 브리지 정류기 다음에 있는 전압 과도를 최소화하여 잘못된 리스타트를 방지할 수 있습니다. 이 디바이스에서는 V_{BR+} 를 초과하는 VOLTAGE MONITOR 핀을 통해 브라운인 전압을 초과하는 입력 전압이 있는지 확인하기 전에 FMEA 핀 고장 검사 및 기타 스타트업 인증을 비롯하여 오토-리스타트를 수행합니다.

브라운인 발생 후 $t_{STARTUP}$ 타이머가 만료될 때까지 입력 전압 브라운 아웃 기준값이 V_{BR-NTC} 까지 줄어들고 브라운아웃 타이머가 $t_{BRWN_OUT_NTC}$ 까지 확장되어 입력 라인과 직렬로 연결된 인러쉬 제한용 써미스터를 NTC (마이너스 온도계수)로 인해 입력 전압에서 전압 강하를 감지를 허용합니다.

센싱 입력 전압이 V_{BR-NTC} 기준값 미만으로 떨어져 $t_{BRWN_OUT_NTC}$ 디바이스 타이머가 실행되었으나 $t_{BRWN_OUT_NTC}$ 만료 전에 해당 입력 전압이 V_{BR-NTC} 기준값보다 높게 복구되면 $t_{STARTUP}$ 타이머가 리스타트됩니다. $t_{BRWN_OUT_NTC}$ 만료 전 입력 전압이 V_{BR-NTC} 기준값보다 높게 복구되지 않으면 셋다운이 발생합니다.

$t_{STARTUP}$ 타이머가 만료된 후 VOLTAGE MONITOR 핀 전압이 V_{BR-NTC} 이상이 되면 브라운아웃 디바이스 타이머가 정상 기간(t_{BRWN_OUT})으로 전환되고 브라운아웃 기준값이 V_{BR} 로 전환됩니다. 이후에 이어지는 t_{BRWN_OUT} 타이머가 만료된 후 VOLTAGE MONITOR 핀 전압이 V_{BR} 이상인 것으로 인증되지 않으면 브라운아웃 셋다운이 발생합니다.

HiperPFS-3는 입력 파형 구분 방법을 통합하여 입력 신호 피드 대 평균 비율이 사인파 또는 높은 듀티 사이클 구형파를 더욱 잘 나타냅니다. 높은 듀티 사이클(UPS) 구형파가 감지되면 브라운아웃 기준값이 V_{BR_SQ} 로 줄어듭니다.

VCC 저전압 보호(UVLO)

BIAS POWER(VCC) 핀에는 적용된 VCC 전압이 V_{CC_UVLO+} 기준값을 초과하면 IC가 시작되지 않도록 억제하는 저전압 록아웃 보호 기능이 들어 있습니다. BIAS POWER 핀 전압이 V_{CC_UVLO+} 기준값을 초과하면 IC가 스타트업을 시작합니다. 스타트업 후 IC는 BIAS POWER 핀 전압이 V_{CC_UVLO-} 레벨 아래로 떨어질 때까지 계속해서 작동합니다. BIAS POWER 핀의 절대 최대 전압은 17.5V로, IC에 대한 장기간에 걸친 손상을 방지하려면 외부에서 제한되어야 합니다.

OC(과전류 보호) 제한에 따른 입력

디바이스에는 고장 시 디바이스를 보호하는 사이클별 과전류 보호 메커니즘이 포함되어 있습니다. 이 디바이스에서 OCP 보호의 의도는 내부 파워 MOSFET을 보호하는 것으로, 컨버터가 출력 단락 또는 과부하에 의한 고장 상태가 되지 않도록 보호하는 것은 아닙니다.

유니버설 라인 입력 부품의 경우 OCP 제한은 입력 라인 전압에 따라 설정되는데, 하나는 낮은 입력 전압에 대한 설정이고 다른 하나는 높은 입력 전압에 대한 설정입니다. 따라서 전력 제한을 단락 시에 구속할 수 있을 뿐만 아니라 보다 높은 입력 라인 상태에서 전류 부하로 인해 스위치에서 발생한 스트레스를 최소화할 수 있습니다. 그림 12에서는 VOLTAGE MONITOR 핀 라인 센싱에 따른 OCP 레벨에 대한 히스테리시스(Hysteresis) 조절을 보여줍니다 이는 입력 라인 전압의 피크가 연속되는 3개의 하프 사이클 동안 140VAC로 떨어진 경우에는 로우 라인 OCP(두 설정보다 큼)를 선택하고 한 개의 하프 사이클 동안 입력 라인 전압이 170VAC 이상으로 상승하는 경우에는 하이 라인 OCP 수준(두 설정보다 작음)을 선택하는 것과 동일합니다. 다음 섹션에서 설명하는 것처럼 팔로워 모드에서는 예외입니다.

HiperPFS-3에서는 VOLTAGE MONITOR 핀이 하이 라인 기준값인 V_{HIGH+} 를 초과했음을 감지한 후 높은 입력 라인 OCP를 활용합니다. 로우 라인

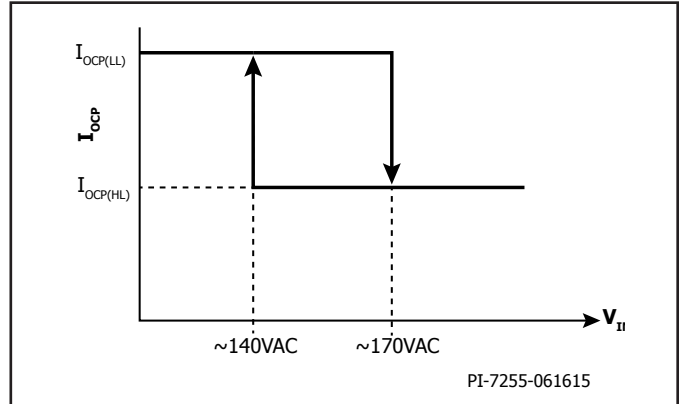


그림 12. OCP에 따른 입력 전압

기준값 V_{HIGH+} 미만인 하프 라인 사이클 피크 값이 연속 3회 나타난 후에만 컨트롤러가 로우 라인 OCP(및 로우 라인 주파수 슬라이드)로 되돌아 갑니다. 라인 강하 시 강하가 37ms(공칭)를 초과하면 컨트롤러가 하이 라인에서 로우 라인 파라미터로 되돌아 갈 수 있습니다. 하이 라인 전용 입력 부품은 고정된 단일 OCP 기준값을 사용합니다.

팔로워 모드 기능은 입력 전압이 V_{HIGH+} 를 초과하면 컨트롤러를 하이 라인 상태로 바로 업데이트합니다. 이 기능에는 피크 감지기가 낮은 입력 라인 상태를 처음에 감지할 수 있는 긴 AC 라인 강하 후 하이 라인 하드 스타트 상태를 위한 특별한 이점이 있습니다.

리딩 엣지 블랭킹 회로는 파워 MOSFET이 켜진 후 Current Limit 비교기를 짧은 시간(t_{LEB}) 동안 억제합니다. 드레인 캐패시턴스와 정류기 역회복 시간으로 인해 발생한 스위치 전류 스파이크가 MOSFET 전도 기간을 초기에 중단시키지 않도록 이 리딩 엣지 블랭킹 시간이 설정되었습니다.

SOA(안전 작동 영역) 모드

위에서 설명한 사이클별 OCP 메커니즘은 '계단식' 인덕터 전류의 발생 가능성을 방지하지 않기 때문에 SOA 모드 역시 갖추고 있습니다. 인덕터 포화 시 또는 너무 짧은 인덕터 리셋 시간과 결합하여 입력 및 출력 전압 차이가 작은 경우 스위치 전류가 급격히 증가할 수 있습니다.

스위치 전류가 Current Limit(I_{OCP})에 도달하고 온 타임이 t_{SOA} 미만일 때마다 SOA 모드가 실행됩니다. SOA 모드는 스위치가 SOA 내에서 유지되도록 오프 타임을 $t_{OFF(SOA)}$ 와 동일하게 강제로 설정하고 내부 에러 전압(V_e)을 최대값의 1/2까지 끌어내립니다.

고속 출력 전압 과전압 보호(FB_{OV})

HiperPFS-3에는 FEEDBACK 핀에 전압 피드백 기준값 비교기가 있습니다. 이 비교기는 출력 전압 과전압 상태를 감지하여 COMPENSATION 핀 응답에 상관 없이 위험한 전압 상태가 발생하지 않도록 방지합니다. 과전압 보호는 히스테리시스(Hysteresis)입니다. 즉, FEEDBACK 핀의 전압은 스위칭이 리스타트되기 전 0.1V씩(10V의 출력 전압 강하와 동일) 강하되어야 합니다.

FEEDBACK-COMPENSATION 핀 단락 감지 보호

PFC 컨트롤러는 계속해서 FEEDBACK 및 COMPENSATION 핀을 모니터링하여 인접한 FEEDBACK 및 COMPENSATION 핀 사이에 잠재적인 단락 상태가 없는지 확인합니다. 따라서 감지되지 않은 경우 출력 과전압 상태로 이어질 수 있습니다. 잠재적인 단락이 감지되는 경우 신속한 단락 검사가 수행되어 의심되는 단락이 확인된 경우 셋다운이 실행됩니다.

오픈 FEEDBACK 핀 보호

FEEDBACK 핀은 계속해서 $I_{FBPD}[VCC > VCC_{UVLO+}]$ 의 정적 전류를 싱크하여 오픈 FEEDBACK 핀 또는 불완전한 피드백 분배 네트워크와 관련된 장애로부터 보호합니다. 내부 전류 싱크는 출력 레귤레이션에 작은 정적 오프셋을 적용하는데, 이는 출력 피드백 레귤레이션 부품 (FEEDBACK 핀 분배기)을 선택하는데 고려할 수 있습니다.

히스테리시스(Hysteresis) 써멀 셋다운

써멀 셋다운 회로는 노출된 접지 패드를 통해 히트싱크에 잘 커플링되는 컨트롤러 칩 온도를 센싱합니다. 기준값은 117°C로 설정되며 일반적으로 36°C 히스테리시스(Hysteresis)를 갖습니다. 컨트롤러 칩 온도가 이 기준값(OTP)을 초과하여 상승하면 컨트롤러는 소프트 셋다운을 시작하고 컨트롤러 칩 온도가 ~36°C까지 떨어질 때까지 비활성화된 상태로 남아 있으며, 이 시점에 디바이스가 스타트업 순서를 다시 시작합니다. 서OTP 이벤트 감지 후 발생하는 소프트 셋다운의 최대 지연 시간은 다음 제로 크로싱을 초과하는 t_{OTP} 입니다.

HiperPFS-3의 추가 기능 및 변경 사항

참고: 기능 변경 및 최적화로 인해 HiperPFS-3은 HiperPFS-2의 핀투핀 호환 대체가 되지 않습니다.

- 향상된 작동 공급 전압 최대값: 15V
- 외부 부품 수 감소.
- 넓은 온도 범위에 대한 주요 파라미터의 오차가 개선되었습니다.
- 아키텍처를 수정하여 노이즈에 대한 내성 및 작동 정확성이 개선되었습니다.
- 피드백 네트워크 전압이 루프 보정 부품에서 디커플링되었습니다.
- HiperPFS-3 제품군에 하이 라인 전용 부품이 추가되었습니다.
- 피크 감지기는 스타트업 시 NTC 돌입 전류 제한을 위한 디글리치 방법을 지원합니다.
- 디지털 역률 개선 장치 알고리즘으로 하이 라인 경부하 역률을 개선했습니다.
- OTA 에러 증폭기가 HiperPFS-2의 에러 증폭기를 대체합니다.
- 빠른 과도 응답을 위해 고정된 전류 소스를 통해 구현된 NLA는 HiperPFS-2에서의 스위칭된 전압 게인을 대체합니다.

- 오프 타임 컨트롤러가 실제 피드백 전압을 센싱하여 인덕터 포화를 막기 위한 오프 타임을 계산합니다.
- VOLTAGE MONITOR 핀이 HiperPFS-2의 전류 모드 센싱 대신 전압 모드 센싱을 사용하여 저항 분배기의 크기를 유연하게 선택할 수 있습니다.
- 최소 라인 피드 포워드 게인이 줄어 라인 수축 시 더 높은 전력 제공을 지원합니다.
- 부분 리니어 근사법과 달리 실제 제공 함수를 사용하여 라인 피드 포워드 게인이 구현되었습니다.
- 입력 전압 감지 기능(피크 감지, 피드 포워드, 브라운인/브라운아웃 및 PF 개선)이 디지털 도메인에서 수행됩니다.
- 사이클 간 변형을 매끄럽게 하기 위해 피크 감지기에서 필터링 기능을 통합했습니다.
- 좀 더 좁은 오차로 브라운인/브라운아웃 기준값을 최적화했습니다.
- 대부분의 타이머가 내부 고속 클럭에서 파생되어 정확한 타이밍을 제공합니다.
- 최적의 작동 및 내부 접지를 위해 eSIP-16 패키지 핀 아웃이 수정되었습니다.
- 재 엔지니어링된 버스트 모드 작동으로 인해 무부하/경부하 전력 사용량이 최적화되었습니다.
- 컨트롤 엔진 전력 사용량 감소: 스태바이 전류가 ~4~5x HiperPFS-2 공칭만큼 줄었습니다.
- HiperPFS-3 REFERENCE 핀이 HiperPFS-2 REFERENCE 핀을 대체하고 외부 바이패스 커패시터가 외부 1% 저항을 대체합니다.
- HiperPFS-2에서 공칭 6.0V인 $V_{FB(REF)}$ 를 공칭 3.85V로 줄었습니다.
- 파형이 왜곡되고 라인 드롭이 생긴 상태에서 작동하는 경우에도 피크 감지기가 최대 동작 영역에서 작동하도록 최적화되었습니다.
- UPS 작동 향상을 위해 구형파 감지기 기능이 추가되었습니다.
- OTP 이벤트를 제외한 작동 중 PG(Power Good) 기능은 엔진과 상관이 없습니다.
- FB_{OFF} 고장 검사가 작동 중 항상 활성화되어 있습니다.
- 최대 CCM 피크 스위칭 주파수가 ~100kHz에서 123kHz로 상승했습니다.

출력 전력표

eSIP 패키지

제품	효율 전력 모드 $C_{REF} = 0.1\mu F$			최대 전력 모드 $C_{REF} = 1.0\mu F$		
	최대 연속 정격 출력 전력 (90VAC ² 인 경우)		피크 정격 출력 전력 (90VAC ⁴ 인 경우)	최대 연속 정격 출력 전력 (90VAC ² 인 경우)		피크 정격 출력 전력 (90VAC ⁴ 인 경우)
	최소값 ³	최대값		최소값 ³	최대값	
PFS7523L/H	65W	90W	100W	85W	110W	120W
PFS7524L/H	80W	110W	125W	100W	130W	150W
PFS7525L/H	110W	150W	170W	140W	185W	205W
PFS7526H	140W	190W	215W	180W	230W	260W
PFS7527H	175W	235W	265W	220W	290W	320W
PFS7528H	210W	285W	320W	270W	350W	385W
PFS7529H	245W	335W	375W	300W	405W	450W

제품	효율 전력 모드 $C_{REF} = 0.1\mu F$			최대 전력 모드 $C_{REF} = 1.0\mu F$		
	최대 연속 정격 출력 전력 (180VAC ² 인 경우)		피크 정격 출력 전력 (180VAC ⁴ 인 경우)	최대 연속 정격 출력 전력 (180VAC ² 인 경우)		피크 정격 출력 전력 (180VAC ⁴ 인 경우)
	최소값 ³	최대값		최소값 ³	최대값	
PFS7533H	155W	205W	230W	195W	255W	280W
PFS7534H	200W	260W	290W	240W	315W	350W
PFS7535H	275W	360W	400W	335W	435W	480W
PFS7536H	350W	460W	510W	415W	550W	610W
PFS7537H	430W	560W	625W	520W	675W	750W
PFS7538H	520W	675W	750W	625W	810W	900W
PFS7539H	575W	745W	830W	690W	900W	1000W

표 2. 출력 전력표

참고:

1. 주요 애플리케이션 고려 사항 참조
2. 적절한 히트싱크를 가진 오픈 프레임 설계에서 90VAC일 때 실제로 지속되는 최대 전력(주변 온도 50 °C에서 측정)
3. **최상의 경우하 효율성**을 위한 낮은 최대 연속 전력 권장 범위 - HiperPFS-3은 이 레벨 아래에서 작동함
4. 내부 출력 전력 제한

애플리케이션 예제

고효율, 275W, 385VDC 유니버설 입력 PFC

그림 13에 표시된 회로는 HiperPFS-3 PFC 컨트롤러 제품군에 속한 디바이스를 사용하여 설계되었습니다. 이 설계는 275W의 연속 출력 전력에 적합하며, 경부하부터 풀 부하까지 높은 입력 역률 및 전체 효율을 유지하는 385VDC의 레귤레이션된 공칭 출력 전압을 제공합니다.

퓨즈 F1은 회로에 보호 기능을 제공하고 고장 발생 시 AC 공급을 차단합니다. 다이오드 브리지 BR1은 AC 입력 전압을 정류합니다. 커패시터 C1~C7은 인덕터 L2 및 L3과 함께 커먼 모드 및 디퍼렌셜 모드의 노이즈를 줄이는 EMI 필터를 형성합니다. 저항 R1, R2 및 CAPZero, IC U2는 회로의 연결이 끊긴 경우 EMI 필터 커패시터를 방전해야 합니다. CAPZero는 AC가 제거된 경우에만 입력 양단간의 이 부품들을 연결함으로써 R1 및 R2의 정적 손실을 방지합니다.

MOV(금속 산화물 배리스터) RV1은 라인 서지가 발생할 때 파워 서플라이에서 나타나는 입력 전압을 효과적으로 클램핑하여 회로를 보호합니다.

부스트 컨버터단은 인덕터 L1 및 HiperPFS-3 IC U1로 구성됩니다. 이 단은 부스트 컨버터로 작동하며 파워 서플라이의 입력 전류를 컨트롤하는 동시에 출력 DC 전압을 레귤레이션합니다. 다이오드 D2는 인덕터 L1를 바이패스하는 동시에 출력 커패시터 C17를 충전하여 스타트업 시 출력 전압의 공진 빌드업을 방지합니다.

써미스터 RT1은 스타트업 시 회로의 돌입 입력 전류를 제한하고 L1의 포화를 방지합니다. 대부분의 고성능 설계에서는 파워 서플라이 효율을 향상시키기 위해 릴레이를 사용하여 스타트업 후 써미스터를 바이패스합니다. 써미스터 RT1은 출력 전압이 레귤레이션되고 U1의 PG (Power Good) 신호가 낮게 동작 중지된 후 전기-기계 릴레이 RL1에 의해 바이패스됩니다. 저항 R3, R4 및 Q1이 릴레이 RL1 및 옴토커플러 U3를 구동합니다. 다이오드 D1은 비활성화 전환 중 릴레이 코일 역 전

압을 클램핑합니다. 저항 R5는 옴토커플러의 다이오드로 전류를 제한합니다. IC U3는 필요한 경우 PG(Power Good) 출력 신호에 커넥터 J2를 통한 옴토커플러 절연을 제공합니다.

커패시터 C15는 출력 회로의 루프 길이 및 영역을 줄여 각 스위칭 단계에서 U1 내 MOSFET의 소스 및 드레인에서 발생하는 EMI와 전압의 오버슈트를 감소시킵니다.

PFS7527H IC는 작동하는 데에는 12V의 레귤레이션된 공급이 필요하며 15V를 초과해서는 안 됩니다. 저항 R6, R7, R8, 제너 다이오드 VR1 및 트랜지스터 Q2는 IC U1의 공급 전압이 15V를 초과하는 것을 방지하는 직렬 패스 레귤레이터를 구성합니다. 커패시터 C8 및 C9는 공급 전압을 필터링하고 IC U1의 안정적인 작동을 유지하기 위해 바이패싱과 디커플링을 제공합니다. 다이오드 D3은 역극성 보호 기능을 제공합니다.

저항 R15는 PGT(POWER GOOD THRESHOLD) 핀을 통해 출력 전압 레벨을 PG(POWER GOOD) 핀이 높은 임피던스 상태에 진입하는 레벨보다 낮게 프로그래밍합니다. 커패시터 C14는 POWER GOOD THRESHOLD 핀에서 노이즈에 대한 내성을 제공합니다.

IC U1은 REFERENCE 핀에 연결된 커패시터 C10에 따라 최대 전력 모드로 구성됩니다.

파워 서플라이의 정류된 AC 입력 전압은 저항 R10~R13을 사용하는 IC U1에서 센싱됩니다. 전력 사용량을 최소화하기 위해 이러한 저항 값은 큼니다. 하단 저항 R13과 병렬로 연결된 커패시터 C11은 VOLTAGE MONITOR 핀으로 커플링된 노이즈를 필터링합니다.

저항 R16~R19로 구성된 출력 전압 분배기 네트워크는 출력 전압을 조정하고 피드백을 IC에 제공하는 데 사용됩니다. 저항 R19과 병렬로 연결된 커패시터 C16은 높은 주파수 노이즈를 줄입니다.

피드백 네트워크의 루프 응답을 형성하는 데 R14, C12 및 C13이 필요합니다.

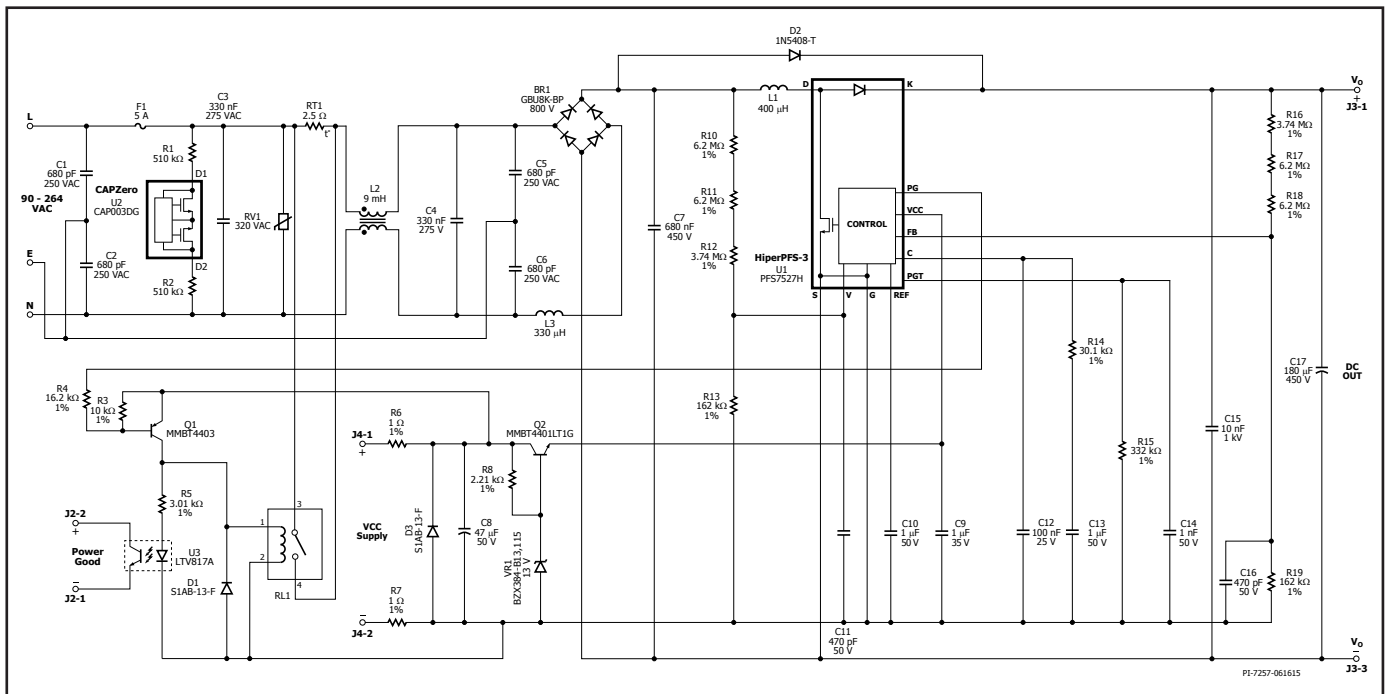


그림 13. PFS7527H를 사용하는 275W PFC

설계, 어셈블리 및 레이아웃 고려 사항

전력표

데이터 시트 전력표(표 2)는 다음 조건하에서 실제로 지속되는 최대 출력 전력을 나타냅니다.

유니버설 입력 디바이스(PFS7523L/H~PFS7529H)의 경우:

1. 입력 전압 범위는 90VAC~264VAC입니다.
2. 가장 낮은 작동 전압에서 전반적인 효율이 최소 93%입니다.
3. 공칭 출력이 385W입니다.
4. 충분한 히트싱크로 디바이스 온도를 100°C 이하로 유지합니다.

위에서 언급한 제한을 초과한 작동에는 정격 감소가 필요합니다. 고온에서의 동작은 MTBF가 감소하고 성능이 저하될 수 있어 권장되지 않습니다. 성능 저하의 예로는 효율 저하, 전력 제한 및 PF 감소, 히스테리시스(Hysteresis) 브라운아웃 오동작 등이 있습니다. HiperPFS-3 기반 설계에는 395V보다 높은 공칭 출력 전압을 사용하지 않는 것이 좋습니다. 395V보다 높은 전압에서 작동하면 라인 및 부하 과도 중 드레인과 소스 간 전압이 기대한 것보다 높을 수 있습니다.

HiperPFS-3 선택

필요한 최대 출력 전력, PFC 효율 및 전반적인 시스템 효율(세컨드 스테이지 DC-DC 컨버터와 사용되는 경우), 히트싱크 제약 조건, 시스템 요구 사항 및 비용에 따라 최적의 HiperPFS-3 부품을 선택할 수 있습니다. Hiper PFS-3는 성능을 최적화하거나, 효율을 개선하거나, 써멀 설계 제약이 있는 애플리케이션에 맞추기 위해 한 단계 더 높거나 낮은 부품으로 설계를 해야 하는 경우 쉽게 교체할 수 있습니다. 성능 최적화를 위해 기존 설계에 한 단계 더 높거나 낮은 HiperPFS-3 부품을 사용하는 경우 일부 설계에서 인덕턴스 값 및 EMI 필터 부품을 약간 조정해야 할 수 있습니다.

모든 HiperPFS-3 제품군 부품에는 최적의 값을 제공하는 최적의 부하 레벨이 있습니다. 부하 레벨에 따라 부품의 작동 주파수가 변경됩니다. 주파수를 변경하면 사용되는 인덕턴스에서 피크 간 전류 리플이 변경됩니다. 전류 리플의 변화는 입력 PF 및 입력 전류의 총 고조파 왜곡에 영향을 미칩니다.

입력 퓨즈 및 보호 회로

입력 퓨즈는 입력 저전압으로 인해 PFC가 꺼질 때의 입력 전류 이상이 연속 전류로 흐를 수 있는 정격을 가져야 합니다. 이 전압을 브라운아웃 전압이라고 합니다.

스타트업 중 불필요한 실재를 피하려면 퓨즈에 충분한 정격 I_{RMS} 이 있어야 합니다. 스타트업 시 출력 커패시터가 적용된 전압의 피크까지 충전되므로 입력에서 큰 전류를 끌어옵니다. 충전 전류는 모든 돌입 제한 써미스터, EMI 필터 인덕터의 임피던스 및 입력 정류기 다이오드의 포워드 저항으로만 제한됩니다. MOV는 일반적으로 입력 서지에서 PFC를 보호하기 위해 필요합니다. MOV 정격은 PFC가 견뎌 내야 하는 에너지 레벨(EN1000-4-5 클래스 레벨)에 따라 다르게 선택합니다.

돌입 전류 제한을 제공하려면 입력측에서 적절한 NTC 써미스터를 사용해야 합니다. 이 써미스터 선택은 파워 서플라이의 돌입 전류 사양에 따라 달라져야 합니다. NTC 써미스터가 입력 과도 발생 시 부품에 대한 스트레스를 제한하지 못하고 예측 가능한 방식으로 돌입 전류를 제한하지 못한 경우 회로의 다른 모든 부분에 NTC 써미스터를 배치하지 못할 수 있습니다. 그림 13의 예는 PFC 스타트업 후 릴레이와 함께 바이패스되는 입력측에 돌입 제한 NTC 써미스터가 있는 회로 구성을 보여줍니다. 이러한 배열은 일정한 돌입 제한 성능을 회로를 통해 얻을 수 있음을 보장합니다.

입력 EMI 필터

HiperPFS-3의 가변 스위칭 주파수는 스위칭 주파수를 효율적으로 변조하고 기본 스위칭 주파수의 고조파와 관련된 전도성 EMI 피크를 줄입니다. 이는 특히 EMI 측정에 사용되는 평균 감지 모드에 효과적입니다.

PFC는 스위칭 컨버터로, 전도성 및 방사 EMI에 대한 대부분의 안전 기관 표준의 요구 사항을 충족하기 위해 입력에 EMI 필터를 필요로 합니다. 일반적으로 입력 양단에 연결된 X 커패시터와 함께 커먼 모드 필터는 입력 전류의 고주파성분을 허용 가능한 수준으로 감쇠시킵니다. 커먼 모드 필터 인덕터의 누설 인덕턴스와 X 커패시터는 낮은 패스 필터를 형성합니다. 일부 설계에서는 커먼 모드 초크의 디퍼렌셜 모드 인덕턴스를 보충하기 위해 디퍼렌셜 필터 인덕터를 추가로 사용해야 할 수 있습니다.

ESR이 낮고 리플 전류 용량이 높은 필터 커패시터는 입력 브리지 정류기의 출력에 연결해야 합니다. 이 커패시터는 입력 전류 리플의 스위칭 주파수 부품 생성을 줄이고 EMI 필터 설계를 간소화합니다. 일반적으로, 유니버설 입력 설계에는 100W당 0.33 μF 를 사용해야 하고 230VAC 전용 설계에는 100W당 0.15 μF 의 출력 전력을 사용해야 합니다.

일반적으로 브리지 정류기 다음에 더 높은 커패시턴스 값을 사용하여 EMI 필터에서 X 커패시턴스를 줄일 수 있습니다.

규제 관련 요건에 따라 브리지 정류기의 AC측에서 입력 X 커패시턴스 양단에 연결되는 방전 저항을 사용해야 합니다. 이렇게 하면 커패시턴스가 0.1 μF 보다 높은 경우 입력 전압이 제거된 후 잔류 충전이 소모됩니다. 파워 인테그레이션스(Power Integrations)의 CAPZero 집적 회로를 사용하면 X 커패시터 양단에 연결된 방전 저항 사용과 관련하여 발생하는 정상 상태 손실을 없앨 수 있습니다.

인덕터 설계

페라이트 인덕터의 경우 최적의 설계에서 K_p 는 0.3~0.45입니다. K_p 는 최소 AC 전압, 90° 위상각, 풀부하 시 피크 값에 따라 분배된 피크 간 전류 값으로 정의됩니다. K_p 가 0.3 이하이면(더욱 연속적) 인덕터 크기가 과도해질 수 있는 반면에 K_p 가 더욱 커져 0.45를 초과하면 고주파수 AC 전류가 커져서 권선 AC 저항 손실이 과도해질 수 있습니다. 이는 특히, 대부분의 페라이트 인덕터 설계에 권선 레이어가 3개 이상 필요하기 때문입니다. 코어 포화를 방지하려면 최대 Current Limit에서 플럭스 밀도가 3900가우스 미만이어야 합니다.

전류가 낮으면 더 높은 μ 성분이 더 큰 인덕턴스를 일으키는 경향이 있으므로 샌더스트 코어 재료가 사용되는 경우 90 μ 또는 125 μ 재료를 사용하는 것이 좋습니다. 따라서 더 낮은 라인 위상각(<45°)에서 피크 간 인덕터 전류의 피크 투 피크가 줄어들어 결국에는 경부하와 더 높은 입력 전압에서도 손실이 감소하고 PF가 개선됩니다. 설계 목적은 피크 전류(로우 라인, 풀부하, 90° 라인 위상각)에서 $H_g \sim 60\text{A-t/cm}$ 이 되는 것입니다. H_g 가 더 커지면 코어 손실이 과도해지고 이 값보다 낮아지면 AC 구리 손실이 늘어납니다.

HiperPFS-3 설계 스프레드시트는 이러한 프로세스를 간소화하고 페라이트 또는 샌더스트에 사용할 코어 크기 및 설계를 자동으로 추천합니다.

고성능 설계의 경우 표피 효과 및 근접 효과로 인한 구리 손실을 줄이기 위해 리츠선(Litz wire)을 사용하는 것이 좋습니다. 토로이드 인덕터의 경우 레이어 수는 3개 미만이어야 하고 보빈 권선 인덕터의 경우 레이어 간 커패시턴스를 최소화하기 위해 레이어 간 절연을 사용해야 합니다.

출력 커패시터

385V 공칭 PFC의 경우 연속 정격이 450V 이상인 전해 커패시터를 사용하는 것이 좋습니다. 필요한 커패시터는 허용 가능한 출력 리플 레벨과 모든 홀드업 시간 요구 사항에 따라 달라집니다. 아래 공식은 홀드업 시간 요구 사항과 출력 리플 요구 사항을 충족하기 위해 필요한 커패시턴스를 결정하는 쉬운 방법을 제공합니다. 두 값 중에서 더 높은 값을 사용해야 합니다.

다음 공식을 사용해 계산합니다.

$$C_o = \frac{2 \times P_{OUT} \times t_{HOLDUP}}{V_{OUT}^2 - V_{OUT(MIN)}^2}$$

- C_o PFC 출력 커패시턴스(단위: F)
- P_o PFC 출력 전력(단위: W)
- t_{HOLDUP} 파워 서플라이에 대한 홀드업 타임 사양(단위: 초)
- V_{OUT} PFC의 가장 낮은 공칭 출력 전압(단위: V)
- $V_{OUT(MIN)}$ 홀드업 타임 종료 시 PFC의 허용 가능한 최소 출력 전압(단위: V)

저주파수 리플 사양을 충족하는 데 필요한 커패시턴스는 다음 공식을 사용하여 계산됩니다.

$$C_o = \frac{I_{O(MAX)}}{2 \times \pi \times f_L \times \Delta V_o \times \eta_{PFC}}$$

- f_L 입력 주파수(단위: Hz)
- ΔV_o 피크간 출력 전압 리플(단위: V)
- η_{PFC} PFC 작동 효율
- $I_{O(MAX)}$ 최대 출력 전류(단위: amps)

위 방법을 사용하여 계산된 커패시턴스는 적절하게 증가하여 에이징 및 오차를 고려해야 합니다.

IC의 파워 서플라이

12V의 레귤레이션된 전압이 HiperPFS-3에 사용되어야 합니다. VCC가 15V를 초과하면 HiperPFS-3가 손상될 수 있습니다. HiperPFS-3의 동작에는 대략적으로 $I_{CC(ON)}$ 최대값만 필요로 하기 때문에 대부분의 애플리케이션에서는 NPN 트랜지스터 및 제너 다이오드를 사용하여 만든 직렬 패스 리니어 레귤레이터가 적절합니다.

VCC 서플라이를 디커플링하는 데 1μF 이상의 낮은 ESR 세라믹 커패시터를 사용하는 것이 좋습니다. 이 커패시터는 회로 기판의 IC 핀에 직접 배치해야 합니다.

입력 센싱 네트워크

VOLTAGE MONITOR 핀에 연결된 입력 센싱 네트워크는 HiperPFS-3에 입력 전압 정보를 제공합니다. 이 설계 예제에서는 값으로 16MΩ를 사용하여 저항에서 전력 사용량을 최소화합니다. 허용 오차가 1%인 저항을 사용하는 것이 좋습니다.

470pF의 디커플링 커패시터를 하단 저항과 병렬 상태로, HiperPFS-3의 VOLTAGE MONITOR 핀에서 GROUND 핀으로 연결해야 합니다. 이 커패시터는 회로 기판의 IC 핀에 직접 배치해야 합니다.

피드백 네트워크

최적의 성능을 구현하기 위해서는 정격 출력 전압일 때 FEEDBACK 핀에서 3.85V를 제공하는 저항 분배 네트워크를 사용해야 합니다. 적절한 레귤레이션과 전원 공급을 위해서는 VOLTAGE MONITOR 핀 저항 분배 네트워크에 정비례하여 배율을 조정해야 합니다. HiperPFS-3 컨트롤러는 385VDC의 출력 전압으로 작동하는 데 최적화되어 있습니다. 권장되

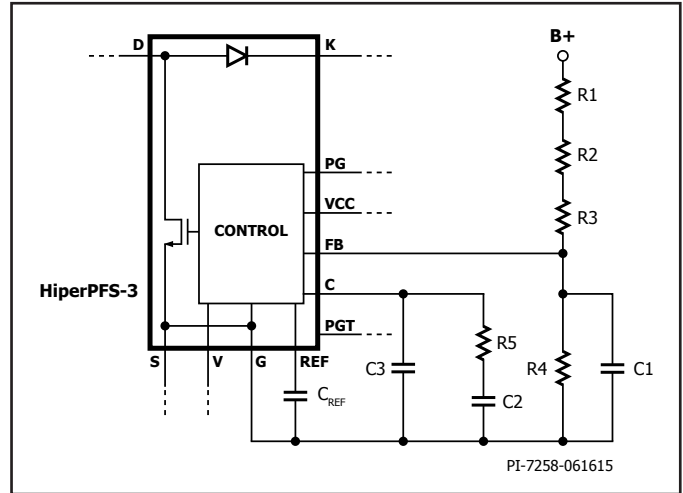


그림 14. 권장 피드백 회로

는 100:1 이외의 FEEDBACK 핀 분배 비율을 필요로 하여 일반 파라미터 값을 벗어나는 전압이 필요한 애플리케이션은 특정 설계에 대한 주요 목표 파라미터에 대한 상충점이 고려되어야 합니다. 예: 역률을 최적화하기 위해 VOLTAGE MONITOR 핀 분배 비율을 피드백 분배와 동일하게 수정할 수 있습니다. 그러나 이렇게 하면 전력 제한과 브라운아웃/브라운아웃 기준값 등에 영향을 미칩니다. ±10V 내에서 수정하더라도 성능이 크게 저하되면 안 되므로 철저하게 확인해야 합니다. 이러한 범위를 초과하여 변경하는 것은 좋지 않습니다. 이러한 유형의 항목화된 관계는 이 데이터 시트의 범위를 벗어납니다.

권장되는 회로 및 연관 부품 값이 그림 14에 표시되어 있습니다.

저항 R1~R4는 메인 출력 전압 분배 네트워크로 구성됩니다. 저항 R1, R2 및 R3의 합은 상단 분배 저항이고 하단 피드백 저항은 R4입니다. 커패시터 C1은 커플링되어 FEEDBACK 핀으로 발생하는 모든 스위칭 노이즈를 필터링합니다. 저항 R5, 커패시터 C2 및 C3은 낮은 크로스오버 주파수 및 충분한 위상 마진을 보장하기 위해 루프 응답을 조정하는 데 필요한 루프 보정 네트워크입니다. 권장되는 값은 다음과 같습니다.

- R1 = 3.74MΩ
- R2 = 6.2MΩ
- R3 = 6.2MΩ
- R5 = 30.1kΩ
- C1 = 470pF
- C2 = 1μF
- C3 = 100nF

위 부품값을 사용하면 아래 공식을 사용하여 저항 R4의 값을 계산할 수 있습니다.

$$R_4 = \frac{(R_1 + R_2 + R_3)}{\left(\frac{V_o}{V_{FB(REF)}} - 1\right)}$$

- V_o 출력 전압
- $V_{FB(REF)}$ FEEDBACK 핀 전압, 3.85V

일부 설계에서는 저항 R5의 값을 조정해야 합니다. 다음 계산에서 산출된 값을 참고할 수 있습니다.

$$R_5 = R_Z = \frac{P_o}{0.3 \times V_o^2 \times C_o} (k\Omega)$$

- P_o 연속 최대 출력 전력(단위: Ω)
- V_o 공칭 PFC 출력 전압(단위: V)
- C_o PFC 출력 커패시턴스(단위: 패럿)

히트싱크 및 써멀 설계

그림 15, 16, 17에서는 HiperPFS-3에 대해 권장되는 어셈블리의 예를 보여줍니다. 이 어셈블리에서는 절연 패드가 필요 없으며 HiperPFS-3은 클립 또는 접착성 써멀 컴파운드로 히트싱크에 직접 연결할 수 있습니다.

EMI를 줄이기 위해 HiperPFS-3의 뒷면 금속면이 히트싱크에 전기적으로 연결되어 있으며 히트 싱크를 HiperPFS-3 소스 단자에 연결해야 합니다.

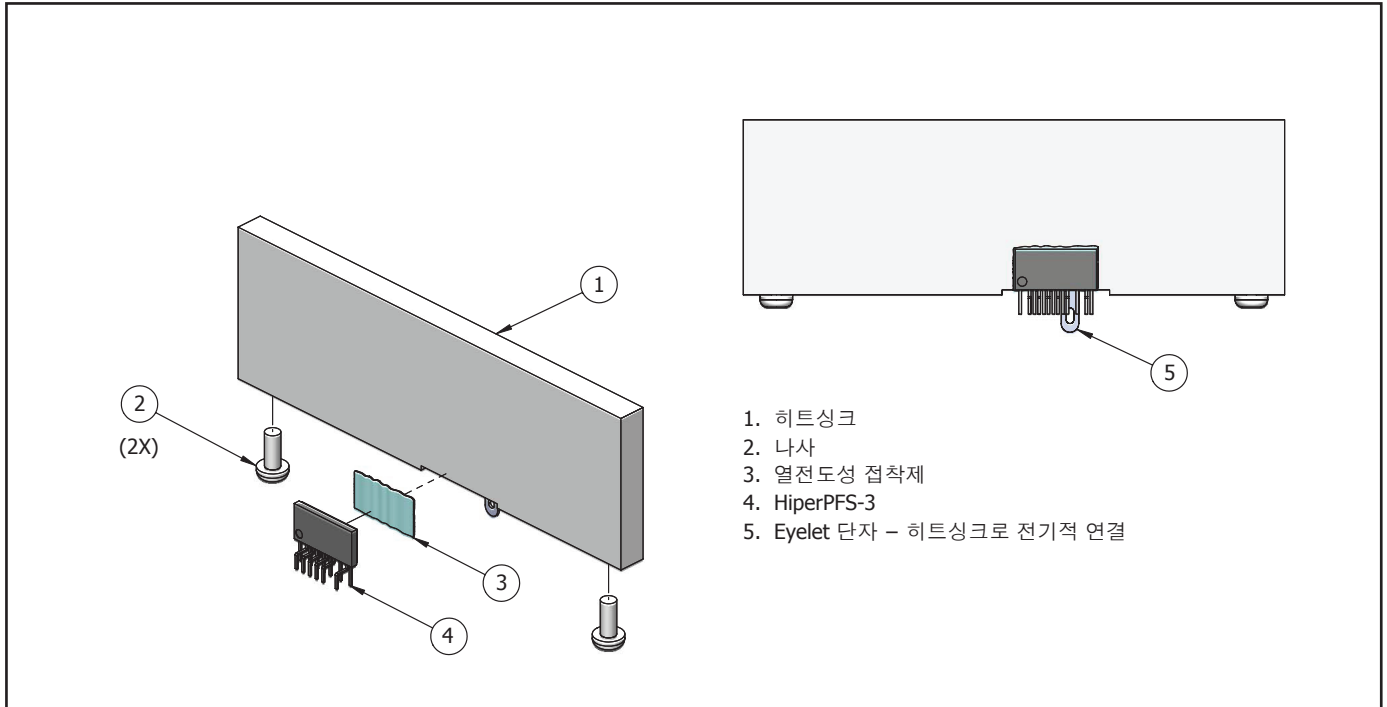


그림 15. 히트싱크 어셈블리 - 열전도성 접착제 사용

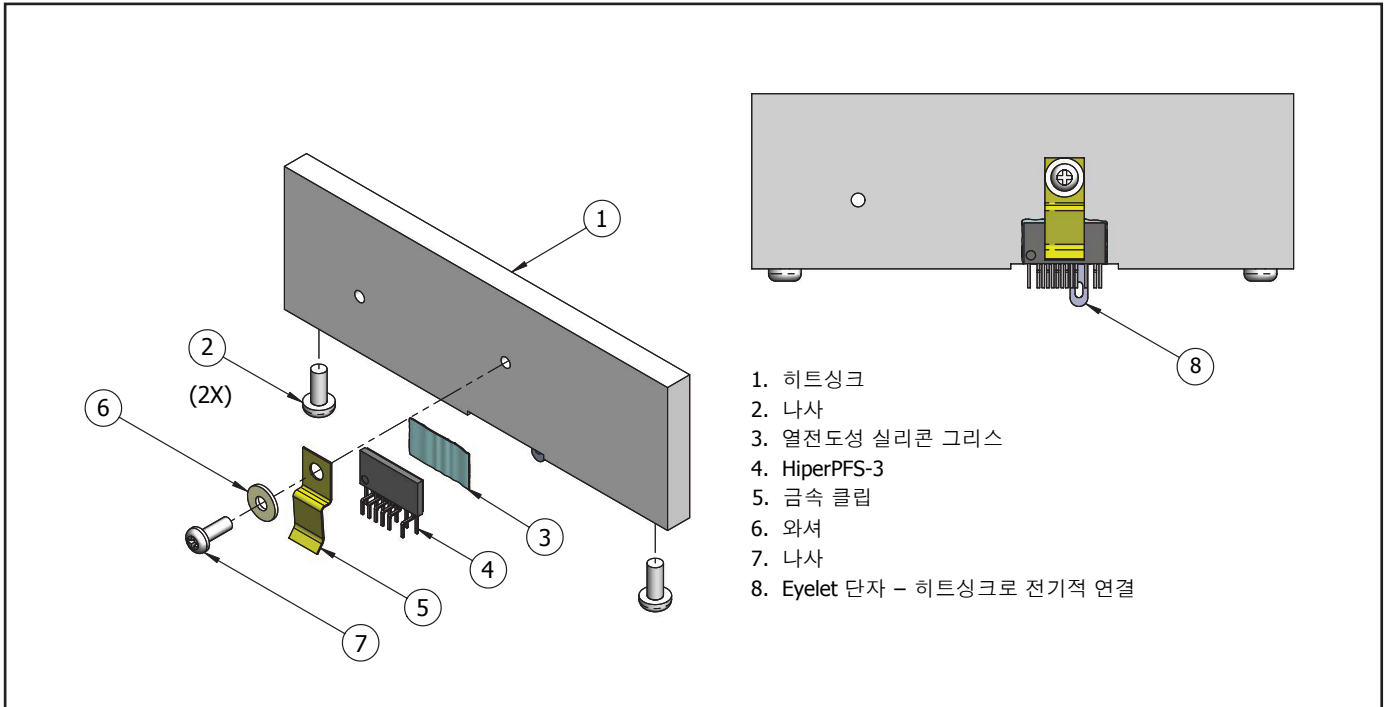


그림 16. 히트싱크 어셈블리 - 금속 클립 사용

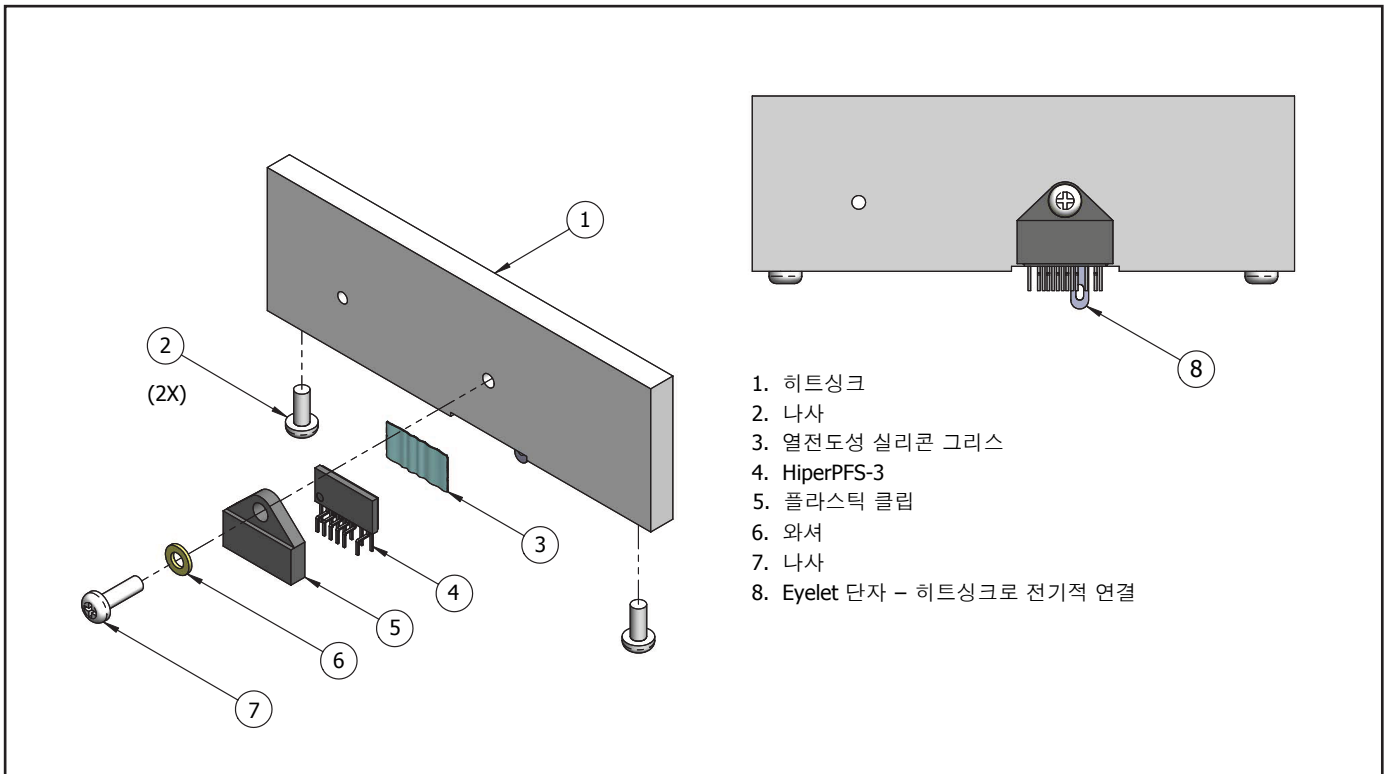


그림 17. 히트싱크 어셈블리 - 플라스틱 클립 사용

PCB 설계 지침 및 설계 예제

입력 센싱 네트워크와 피드백 회로에서는 피드백 네트워크와 입력 센싱 네트워크 내 전력 손실을 최소화하기 위해 큰 저항 값을 사용합니다. 간섭을 최소화하기 위해 피드백 회로와 입력 센싱 네트워크 부품을 고전압 및 고전류 노드에서 멀리 떨어진 곳에 배치해야 합니다. 피드백 네트워크 또는 입력 센싱 네트워크에 주입되는 노이즈는 일반적으로 역류를 저하시킵니다. 또한 과도한 노이즈 주입은 파형 불안정성 또는 비대칭을 초래할 수 있습니다.

EMI 부품은 필터 효과를 향상시키기 위해 함께 모여 있어야 합니다. 입력 회로와 마찬가지로 회로 기판의 EMI 필터 부품을 PFC 인덕터의 드레인 노드로부터 멀리 떨어져 배치해야 합니다.

필터 또는 디커플링 커패시터는 브리지 전류 출력에 배치해야 합니다. 이 커패시터는 EMI 필터의 X 커패시터스, EMI 필터 섹션의 디퍼렌셜 인덕터스 및 소스 임피던스와 함께 입력 전류의 스위칭 주파수 전류 리플을 감소시키는 필터 역할을 합니다. 또한 스위칭 주파수 전류 루프의 루프 영역을 최소화하여 EMI를 감소시키도록 도와줍니다.

HiperPFS 드레인 노드, 출력 다이오드 드레인 단자 및 PFC 인덕터 간의 연결은 가능한 한 짧게 유지해야 합니다.

저손실 세라믹 유전체 커패시터는 PFC 출력 다이오드의 캐소드와 HiperPFS-3의 소스 단자 사이에 연결해야 합니다. 이렇게 하면 MOSFET의 스위칭 시 루프 영역에 고주파 전류가 흐르도록 하고, 루프를 통과해 흐르는 다이오드 전류의 고주파수 맥동으로 인한 방사 EMI를 줄일 수 있습니다.

기판에 부품을 배치하는 동안에는 다른 부품을 배치하여 연결하기 전에 전압 모니터, 피드백, 레퍼런스 및 바이어스 전력 디커플링 커패시터를 가급적 핀에 가깝게 배치하는 것이 가장 좋습니다. REFERENCE 핀 디커플링 커패시터에는 GROUND 핀으로의 전용 리턴 경로가 있어야 합니다. 그렇지 않으면 서지 및 ESD 테스트 중 노이즈에 대한 내성이 줄어들 수 있습니다. GROUND 핀으로부터의 파워 서플라이 리턴 트레이스를 피드백 회로 부품을 GROUND 핀에 연결하는 트레이스로부터 분리해야 합니다.

레귤레이션에 영향을 주는 패턴 임피던스의 효과를 최소화하려면 출력 피드백을 출력 커패시터 양극(+) 단자에서 직접 연결해야 합니다. 입력 센싱 저항의 상당수는 브리지 정류기 출력에 연결된 고주파수 필터 커패시터에 연결해야 합니다.

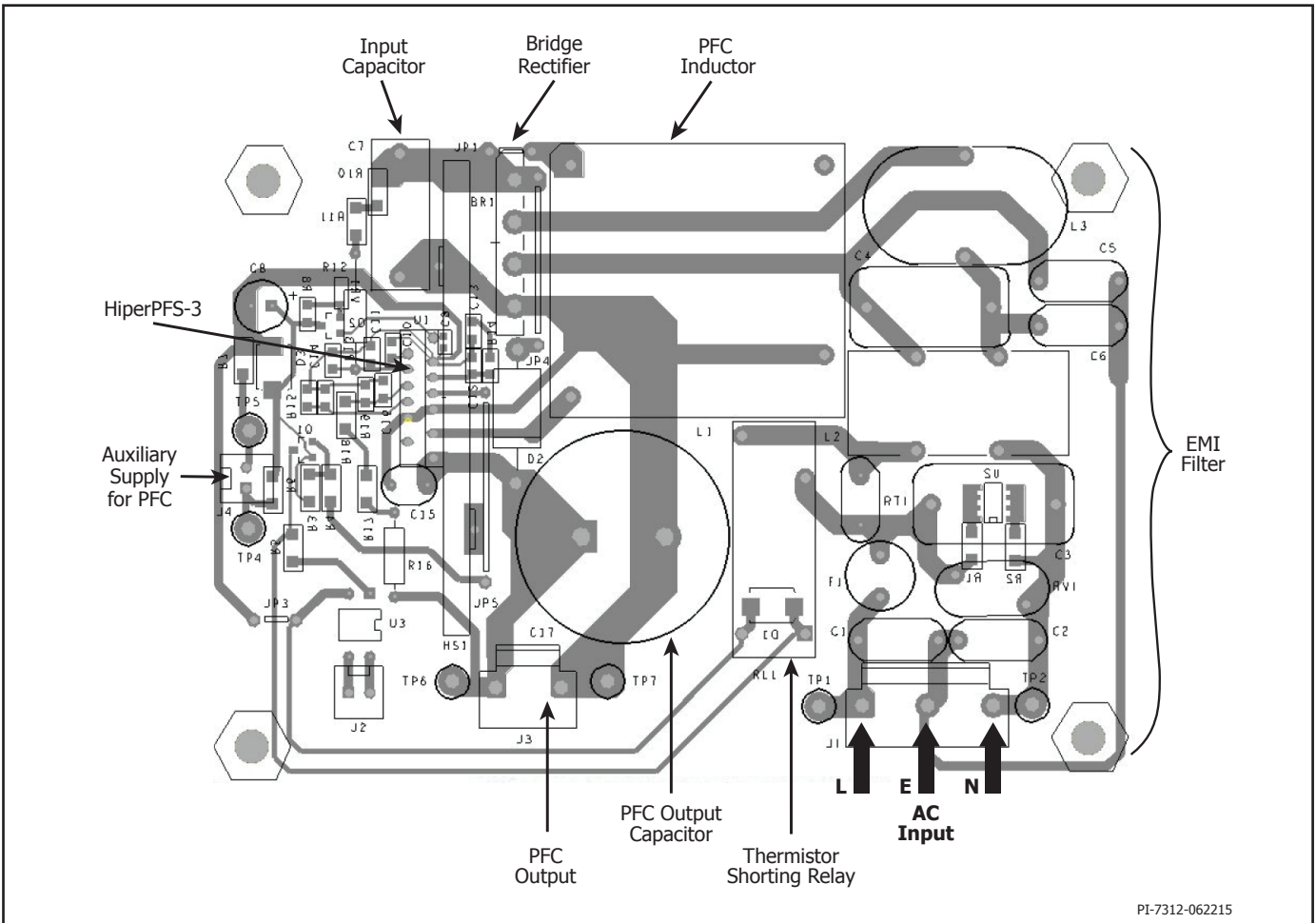


그림 18. PCB 레이아웃의 예

빠른 설계 확인 목록

어떤 파워 서플라이를 설계하든지 가장 나쁜 조건서 부품의 정격을 초과하지 않는지를 확인하기 위해 모든 HiperPFS-3 설계를 검증해야 합니다. 이를 위해 다음과 같은 최소한의 테스트는 반드시 수행되어야 합니다.

1. 최대 드레인 전압 – 피크 VDS가 최저 입력 전압 및 최대 과부하 출력 전력에서 530V를 초과하지 않는지 확인합니다. 출력이 최대 정격 부하 바로 위의 수준으로 과부하되거나 파워 서플라이 출력 전압이 레귤레이션을 벗어나기 직전에 최대 과부하 출력 전력이 발생합니다. 이 전압이 초과되면 추가 외부 스너버를 사용해야 합니다. 대부분의 설계에서는 PFC 출력 다이오드 양단에 33pF~100pF의 세라믹 커패시터를 추가하면 최대 드레인 소스 전압이 BV_{DSS} 정격 미만으로 줄어듭니다. MOSFET의 드레인 소스 전압을 측정할 때는 고전압 프로브를 사용해야 합니다. 프로브 팁을 제거하면 프로브 팁 주위에 은색 링을 볼 수 있습니다. 이 링은 그라운드 전위에 있으며 노이즈 없는 측정을 위한 최고의 그라운드 연결점입니다. 팽팽한 와이어로 그라운드 링을 감은 다음 와이어 길이가 가능한 짧은 회로에 해당 그라운드 와이어를 연결하고, 프로브 끝을 측정 대상 지점에 연결하면 애러 없이 측정할 수 있습니다. 프로브는 제조업체의 지침을 따라 보정하여 애러없는 측정을 하도록 합니다.
2. 최대 드레인 전류 – 드레인 전류는 인덕터 전류를 모니터링하여 간접적으로 측정할 수 있습니다. 전류 프로브는 브리지 정류기 및 인덕터 연결 사이에 삽입해야 합니다. 최대 주변 온도, 최소 입력 전압 및 최대 출력 부하 상태에서 스타트업 시 인덕터 포화의 모든 징후에 대한 드레인 전류 파형을 확인합니다. 센더스트 인덕터를 사용하여 이 측정을 수행하는 것은 투자율 강하로 인해 기하급수적인 전류 증가를 보이는 인덕터 파형을 보기위한 일반적 방법입니다. 이를 하드 포화 와 혼동하면 안 됩니다.
3. 온도 확인 – 최대 출력 전력, 최소 입력 전압과 최대 주위 온도 상태에서 HiperPFS-3, PFC 인덕터, 출력 다이오드 및 출력 커패시터의 온도가 사양을 초과하지 않는지 확인합니다. 데이터 시트에 규정되어 있듯이 HiperPFS-3의 $R_{DS(ON)}$ 이 제품마다 오차가 있기 때문에 온도 마진이 충분히 확보되어야 합니다. 이러한 변동에는 100°C의 최대 패키지 온도가 적합합니다.
4. 입력 PF가 부하 발생 시 개선되어야 합니다. 만약 부하 발생 시 성능이 점진적으로 저하되는 경우 이는 VOLTAGE MONITOR 핀 회로 또는 피드백 분배기 네트워크 및 보상 회로에 노이즈 발생의 가능성에 대한 신호입니다.

최대 정격 절대값^(1,2)

DRAIN 핀 피크 전류:	PFS7523/PFS7533 7.5A
	PFS7524/PFS7534 9.0A
	PFS7525/PFS7535 11.3A
	PFS7526/PFS7536 13.5A
	PFS7527/PFS7537 15.8A
	PFS7528/PFS7538 18.0A
	PFS7529/PFS7539 21.0A
DRAIN 핀 전압 -0.3V~530V/540V ⁽⁶⁾
VCC ⁽³⁾ 핀 전압 -0.3V~17.5V
PG -0.3V~17.5V
PG 핀 전류 10mA
V, PGT, FB, C, REF 핀 전압 -0.3V~5.6V
보관 온도 -65°C~150°C
정선 온도 ⁽⁴⁾ -40°C~150°C
리드 온도 ⁽⁵⁾ 260°C

참고:

- 모든 전압은 SOURCE, T_A = 25°C를 기준으로 합니다.
- 지정된 최대 정격은 제품에 영구적인 손상을 초래하지 않는 한도 내에서 일회적으로 측정된 결과입니다. 지정된 시간보다 오랫동안 최대 정격 절대값 조건에 노출하면 제품 신뢰성에 영향을 미칠 수 있습니다.
- VCC의 최대 정격 절대값은 17.5V입니다. 이 값은 초과하면 안 되는 최대 절대값 조건입니다. 최대 작동 전압(15V)과 이 정격 ABS MAX 간의 전압은 기간(예: 스타트업 또는 일시적인 고장 상태) 중 발생 빈도가 드물고 짧아야 합니다. 이러한 조건이 최대 정격 절대값에 대한 제품의 신뢰성을 보장하지는 않지만 적용되는 전압이 이 레벨을 넘으면 제품에 즉각적인 손상을 일으킬 가능성이 있음을 나타내는 지침으로 사용됩니다.
- 일반적으로 내부 회로에 의해 제한됩니다. 컨트롤러 T_{J(C)}, MOSFET T_{J(M)} 및 다이오드 정선 온도 T_{J(D)}에 적용됩니다.
- 케이스에서 1/16인치 거리를 두고 5초 동안 측정합니다.
- 기간은 15ns보다 짧고 I_{DS} ≤ I_{OC(TYP)}입니다.
- T_{C(D)} 다이오드 케이스 온도입니다.

Qspeed 다이오드

		PFS7523-7529 PFS7533-7535	PFS7536-7539
피크 반복 역 전압(VRRM)		530 V	530 V
평균 순방향 전류 IF(AV)	T _{J(D)} = 150°C	3A	6A
피크 비반복 서지 전류(IFSM)	60Hz, ½ 사이클, T _{C(D)} ⁽⁷⁾ = 25°C	50 A	100 A
피크 비반복 서지 전류(IFSM)	t = 500ms, T _{C(D)} ⁽⁷⁾ = 25°C	130 A	260 A

써멀 저항

써멀 저항: H/L 패키지:

(q _{JA}) ⁽¹⁾	103°C/W
(q _{JC})	(그림 21 참조)

참고:

- 컨트롤러 정선 온도(T_{J(C)})가 MOSFET 정선 온도(T_{J(M)}) 및 다이오드 정선 온도(T_{J(D)})보다 낮을 수 있습니다.

파라미터	기호	조건 SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C(참고 C) (특별히 지정되지 않은 경우)	Pin	최소	일반	최대	단위
전류							
코어 및 제너 구동 후 저전압 전류 사용량	I _{CC(UVLO)}	VCC < UVLO+(min) V = 1V, C = 0V, FB = 3.85V 0°C < T _{J(C)} < 100°C	VCC		140		μA
스탠바이 전류 사용량 - 브라운인 전 스위칭 없음	I _{CC(STBY)}	V = 1V, C = 0V, FB = 3.85V 0°C < T _{J(C)} < 100°C	VCC		320		μA
전류 사용량 - 버스트 모드, 스위칭 없음	I _{CC(BURST)}	FB = 3.85V, C < V _{ERR_MIN} V = 1.414V(또는 하이 라인 전용 부품의 경우 2.828V) 0°C < T _{J(C)} < 100°C	VCC		395	470	μA

파라미터	기호	조건		최소	일반	최대	단위
		SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)					
전류(계속)							
작동 전류	I _{CC(ON)}	REF에서 무부하 F _{MIN} 에서 스위칭 (T _{OFF} = T _{OFF(MIN)} T _{ON} = T _{ON(MAX)}) 0°C < T _{J(C)} < 100°C	PFS7523 PFS7533	0.64	0.75	0.90	mA
			PFS7524 PFS7534	0.67	0.79	0.95	
			PFS7525 PFS7535	0.74	0.88	1.05	
			PFS7526 PFS7536	0.79	0.93	1.12	
			PFS7527 PFS7537	0.85	1.00	1.20	
			PFS7528 PFS7538	0.91	1.07	1.28	
			PFS7529 PFS7539	0.98	1.15	1.38	
UVLO 상태에서의 누설 전류	I _{oz}	0 < 핀 전압 < REF 0°C < T _{J(C)} < 100°C	V, FB, C, PGT		±10		nA
		V _{PG} = 12V	PG		±0.1		µA
피드백에서의 풀다운 전류	I _{FB(PD)}	VCC < UVLO+인 경우 활성 상태 아님 0°C < T _{J(C)} < 100°C	FB		100		nA
전압에서의 풀다운 전류	I _{V(PD)}	VCC < UVLO+인 경우 활성 상태 아님 0°C < T _{J(C)} < 100°C	V		100		nA
오프 타임 컨트롤러							
최대 작동 "온"-타임	t _{ON(MAX)}	0°C < T _{J(C)} < 100°C		29	34	40	µs
오프 타임 컨트롤러							
최대 작동 "오프"-타임	t _{OFF(MAX)}	0°C < T _{J(C)} < 100°C		36	43	48	µs
오프 타임 정확도	t _{OFF(ACCURACY)}	0°C < T _{J(C)} < 100°C V = 1.414V(또는 하이 라인 전용의 경우 2.828V) FB = 3.85V C > = 4V			±4.0		%
피드백							
피드백 전압 레퍼런스	V _{FB(REF)}	T _{J(C)} = 25°C		3.82	3.85	3.88	V
		0°C < T _{J(C)} < 100°C		3.75	3.85	3.95	
피드백 에러 증폭기 트랜스 컨덕턴스 게인	G _M	3.75V < V _{FB} < 3.95V V _C = 4V 0°C < T _{J(C)} < 100°C		75	95	105	µA/V
소프트 섣다운 시간	t _{SHUTDWN}	참고 A 참조		0.86	1.00	1.16	ms
FEEDBACK 핀 스타트업/고장 기준값	V _{FB(OFF)}	0°C < T _{J(C)} < 100°C		0.57	0.64	0.71	V

파라미터	기호	조건	최소	일반	최대	단위
		SOURCE = 0V, $V_{CC} = 12V$, $-40^{\circ}C < T_{J(C)} < 125^{\circ}C$ (참고 C) (특별히 지정되지 않은 경우)				
피드백(계속)						
FEEDBACK 핀 저전압 활성화 기준점	$V_{FB(UV)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	2.09	2.25	2.36	V
FEEDBACK 핀 과전압 활성화 기준점	$V_{FB(OV+)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	4.00	4.10	4.20	V
FEEDBACK 핀 과전압 활성화 상대 기준값	$V_{FB(OV+REL_FB)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	$V_{FBREF} + 0.19$	$V_{FBREF} + 0.245$	$V_{FBREF} + 0.30$	
FEEDBACK 핀 과전압 비활성화 기준점	$V_{FB(OV-)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	3.90	4.00	4.10	V
FEEDBACK 핀 과전압 비활성화 상대 기준값	$V_{FB(OV-REL_FB)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	$V_{FBREF} + 0.11$	$V_{FBREF} + 0.16$	$V_{FBREF} + 0.21$	
FEEDBACK 핀 과전압 히스테리시스(Hysteresis)	$V_{FB(OVHYST)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$	0.070	0.085	0.115	V
COMPENSATION 핀 PF 강화 비활성화 기준값	$V_{LOW(Load+)}$	참고 A 참조		1.1		V
COMPENSATION 핀 PF 강화 활성화 기준값	$V_{LOW(Load-)}$	참고 A 참조		1.0		V
COMPENSATION 핀 PF 강화 기준값 히스테리시스 (Hysteresis)	$V_{LOW(Load_HYST)}$	참고 A 참조		0.1		V
COMPENSATION 핀 버스트 비활성화 기준값	$V_{ERR(MIN+)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$		0.19		V
COMPENSATION 핀 버스트 활성화 기준값	$V_{ERR(MIN-)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$		0.1		V
COMPENSATION 핀 버스트 기준값 히스테리시스 (Hysteresis)	$V_{ERR(HYST)}$	$0^{\circ}C < T_{J(C)} < 100^{\circ}C$		0.09		V
입력 센싱/피크 감지기						
입력 센싱 입력 전압 범위	$V_{V(RANGE)}$	참고 A 참조	0		4	V
브라운인 기준 전압	V_{BR+}	유니버설 입력 디바이스 (PFS7523-PFS7529) $0^{\circ}C < T_{J(C)} < 100^{\circ}C$	1.08	1.12	1.16	V
		하이 라인 전용 입력 디바이스 (PFS7533-PFS7539) $0^{\circ}C < T_{J(C)} < 100^{\circ}C$	2.30	2.35	2.42	

파라미터	기호	조건			최소	일반	최대	단위
		SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)						
입력 센싱/피크 감지기(계속)								
브라운아웃 기준 전압	V _{BR-}	유니버설 입력 디바이스 (PFS7523-PFS7529) 0°C < T _{J(C)} < 100°C			0.93	0.97	1.02	V
		하이 라인 전용 입력 디바이스 (PFS7533-PFS7539) 0°C < T _{J(C)} < 100°C			2.15	2.21	2.27	
브라운인/아웃 히스테리시스 (NTC 예열 시간 후)	V _{BR(HYS)}	0°C < T _{J(C)} < 100°C			0.13	0.145	0.160	V
높은 듀티 사이클 구형파에 대한 브라운아웃 기준값	V _{BR(SQ)}	유니버설 입력 디바이스 (PFS7523-PFS7529)				0.86		V
		하이 라인 전용 입력 디바이스 (PFS7533-PFS7539)				1.93		
스타트업 브라운아웃 기준 전압(NTC 예열 시간 중)	V _{BR(NTC)}	유니버설 입력 디바이스 (PFS7523-PFS7529)				0.74		V
		하이 라인 전용 입력 디바이스 (PFS7533-PFS7539)				1.57		
브라운아웃 NTC디바운스 타이머	t _{BRWNOUT(NTC)}	참고 A 참조			875	1000	1160	ms
브라운아웃 디바운스 타이머	t _{BRWNOUT}	참고 A 참조			43	54	66	ms
더 낮은 브라운아웃 기준값 사용을 위한 스타트업 타이머 (V _{BR-NTC})	t _{STARTUP}	참고 A 참조			875	1000	1160	ms
VOLTAGE 핀 하이 라인 활성화 기준점	V _{V(HIGH+)}	참고 A 참조				2.42		V
VOLTAGE 핀 하이 라인 비활성화 기준점	V _{V(HIGH-)}	참고 A 참조				2.00		V
VOLTAGE 핀 최소 활성화 피크 값	V _{PK(MIN)}	참고 A 참조				0.71		V
Current Limit/회로 보호								
과전류 보호		PFS7523L/H di/dt = 250mA/ms T _{J(C)} = 25°C	V _V < 2V		3.8	4.1	4.3	A
			V _V > 2.42V		2.6	2.8	3.0	
		PFS7524L/H di/dt = 300mA/ms T _{J(C)} = 25°C	V _V < 2V		4.5	4.8	5.1	
			V _V > 2.42V		3.0	3.3	3.5	

파라미터	기호	조건		최소	일반	최대	단위
		SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)					
Current Limit/회로 보호(계속)							
과전류 보호	I _{OCP}	PFS7525L/H di/dt = 400mA/ms T _{J(C)} = 25°C	V _V < 2V	5.5	5.9	6.2	A
			V _V > 2.42V	3.6	4.0	4.4	
		PFS7526H di/dt = 500mA/ms T _{J(C)} = 25°C	V _V < 2V	6.8	7.2	7.5	
			V _V > 2.42V	4.6	4.9	5.25	
		PFS7527H di/dt = 650mA/ms T _{J(C)} = 25°C	V _V < 2V	8.0	8.4	8.8	
			V _V > 2.42V	5.35	5.8	6.2	
		PFS7528H di/dt = 800mA/ms T _{J(C)} = 25°C	V _V < 2V	9.0	9.5	9.9	
			V _V > 2.42V	6.0	6.5	7.1	
		PFS7529H di/dt = 920mA/ms T _{J(C)} = 25°C	V _V < 2V	10	10.5	11	
			V _V > 2.42V	6.7	7.2	7.7	
		PFS7533H di/dt = 250mA/ms T _{J(C)} = 25°C		3.8	4.1	4.3	
		PFS7534H di/dt = 300mA/ms T _{J(C)} = 25°C		4.5	4.8	5.1	
		PFS7535H di/dt = 400mA/ms T _{J(C)} = 25°C		5.5	5.9	6.2	
		PFS7536H di/dt = 500mA/ms T _{J(C)} = 25°C		6.8	7.2	7.5	
		PFS7537H di/dt = 650mA/ms T _{J(C)} = 25°C		8.0	8.4	8.8	
PFS7538H di/dt = 800mA/ms T _{J(C)} = 25°C		9.0	9.5	9.9			
PFS7539H di/dt = 920mA/ms T _{J(C)} = 25°C		10	10.5	11			

파라미터	기호	조건 SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)	최소	일반	최대	단위
Current Limit/회로 보호(계속)						
전력 제한에서 일반화된 주파수	F _{LIM}	C _{REF} = 1.0μF T _{J(C)} = 25°C		±7		%
		0°C < T _{J(C)} < 100°C		±10		
SOA 보호기능 고정된 오프 타임	t _{OFF(SOA)}	T _{J(C)} = 25°C	200	250	300	μs
LEB(리딩 엣지 블랭킹) 시간	t _{LEB}	T _{J(C)} = 25°C 참고 A 참조		220		ns
IOCP에서 최소 온 타임	t _{ON_OCP(MIN)}	T _{J(C)} = 25°C		400		ns
VCC 보조 파워 서플라이						
VCC 작동 범위	VCC		UVLO+	12	15	V
VCC 스타트업 (상승 엣지)	VCC _{UV(LO+)}	0°C < T _{J(C)} < 100°C	9.6	9.85	10.1	V
VCC 섣다운 (하강 엣지)	VCC _{UV(LO-)}	0°C < T _{J(C)} < 100°C	9.05	9.3	9.55	V
VCC 히스테리시스	VCC _(HYS)	0°C < T _{J(C)} < 100°C	0.50	0.57	0.65	V
UVLO 섣다운 지연 타이머	t _{UV(LO-)}	참고 A 참조		500		ns
시작 시간 VCC > VCC _{UV(LO+)} 디바이스가 스위칭을 시작할 때까지	t _{RESET}	V > V _{BR+} 참고 A 참조		60	75	ms
직렬 레귤레이터						
REFERENCE 핀 전압	V _{REF}	0°C < T _{J(C)} < 100°C	4.95	5.25	5.45	V
REFERENCE 핀에 필요한 커패시턴스	C _{REF}	최대 전력 모드	0.8	1.0		μF
		효율성 모드	0.08	0.1	0.2	
REFERENCE 핀 UVLO 상승 엣지	REF _{UV+}	0°C < T _{J(C)} < 100°C 참고 A 참조			5.0	V
REFERENCE 핀 UVLO 하강 엣지	REF _{UV-}	0°C < T _{J(C)} < 100°C 참고 A 참조	4.4			V
PG(Power Good)						
PG(Power Good) 비활성화 기준점 출력 레퍼런스 출력	I _{PG(T)}	0°C < T _{J(C)} < 100°C, V _{PGT} = 3.0V	-10.65	-10	-9.35	μA
PG(Power Good) 지연 시간 (FB > V _{PG+} ~ PG < 1V)	t _{PG}	0°C < T _{J(C)} < 100°C, PG = 20kΩ VCC에 대한 풀 업, 참고 A 참조		<15		μs
PG(Power Good) 디글리치 시간	t _{PG(D)}	참고 A 참조	57	81	108	μs

파라미터	기호	조건		최소	일반	최대	단위	
		SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)						
PG(Power Good)(계속)								
PG(Power Good) 내부 활성화 기준점	V _{PG(+)}	0°C < T _{J(C)} < 100°C		3.55	3.65	3.75	V	
PG(Power Good) 상대 기준값	V _{PG+REL(FB)}	0°C < T _{J(C)} < 100°C		V _{FBREF} -0.24	V _{FBREF} -0.20	V _{FBREF} -0.16		
PG(Power Good) 비활성화 기준점	V _{PG(-)}	V(PGT) = 3V 0°C < T _{J(C)} < 100°C		2.94	V(PGT) ±30mV	3.06	V	
Off 상태인 경우 POWER GOOD 핀 누설 전류	IOZH _{PG}	FB < V _{PG-} 0°C < T _{J(C)} < 100°C				500	nA	
POWER GOOD 핀 On 상태 전압	VOL _{PG}	0°C < T _{J(C)} < 100°C I _{PG} = 2.0mA, FB = 3.85V				2	V	
써멀 보호(OTP)								
셋다운용 컨트롤러 정선 온도(T _{J(C)})	T _{OTP+}	참고 A 참조			117		°C	
리스타트용 컨트롤러 정선 온도(T _{J(C)})	T _{OTP-}	참고 A 참조			81		°C	
과열 보호 히스테리시스	T _{OTP(HYST)}	V > V _{BR+} 참고 A 참조			36		°C	
VTS MOSFET								
ON 상태 레지스턴스	R _{DS(ON)}	I _D = 0.5 × I _{OCF}	PFS7523 PFS7533	T _{J(M)} = 25°C		0.61	0.76	Ω
				T _{J(M)} = 100°C			1.10	
			PFS7524 PFS7534	T _{J(M)} = 25°C		0.51	0.63	
				T _{J(M)} = 100°C			0.92	
			PFS7525 PFS7535	T _{J(M)} = 25°C		0.41	0.51	
				T _{J(M)} = 100°C			0.73	
			PFS7526 PFS7536	T _{J(M)} = 25°C		0.34	0.42	
				T _{J(M)} = 100°C			0.62	
			PFS7527 PFS7537	T _{J(M)} = 25°C		0.30	0.36	
				T _{J(M)} = 100°C			0.52	
			PFS7528 PFS7538	T _{J(M)} = 25°C		0.26	0.32	
				T _{J(M)} = 100°C			0.46	
			PFS7529 PFS7539	T _{J(M)} = 25°C		0.22	0.27	
				T _{J(M)} = 100°C			0.40	

파라미터	기호	조건			최소	일반	최대	단위
		SOURCE = 0V, V _{CC} = 12V, -40°C < T _{J(C)} < 125°C (참고 C) (특별히 지정되지 않은 경우)						
VTS MOSFET								
유효 출력 커패시턴스	C _{oss}	T _{J(M)} = 25°C V _{GS} = 0V, V _{DS} = 0~80% BV _{DSS} 참고 A 참조	PFS7523 PFS7533				176	pF
			PFS7524 PFS7534				210	
			PFS7525 PFS7535				265	
			PFS7526 PFS7536				312	
			PFS7527 PFS7537				369	
			PFS7528 PFS7538				420	
			PFS7529 PFS7539				487	
항복 전압	BV _{DSS}	T _{J(M)} = 25°C, VCC = 12V I _D = 250mA, V _{FB} = V _V = 0V			530			V
항복 전압 온도 계수	BV _{DSS(TC)}	참고 A 참조				0.048		%/°C
Off 상태 드레인 전류 누설	I _{DSS}	V _{DS} = 80% BV _{DSS} VCC = 12V V _{FB} = V _V = V _C = 0	PFS7523 PFS7533	T _{J(M)} = 100°C			80	μA
			PFS7524 PFS7534	T _{J(M)} = 100°C			100	
			PFS7525 PFS7535	T _{J(M)} = 100°C			120	
			PFS7526 PFS7536	T _{J(M)} = 100°C			150	
			PFS7527 PFS7537	T _{J(M)} = 100°C			170	
			PFS7528 PFS7538	T _{J(M)} = 100°C			200	
			PFS7529 PFS7539	T _{J(M)} = 100°C			235	
전압 상승 시간 턴 오프	t _R	참고 A, B, C 참조				50		ns
전압 하강 시간 턴 온	t _F	참고 A, B, C 참조				100		ns

파라미터	기호	조건	최소	일반	최대	단위
Qspeed 다이오드(3A) PFS7523-7529/7533-7535						
DC 특성						
역방향 전류	I_R	$V_R = 530V$	$T_{j(D)} = 25^\circ C$		0.4	μA
			$T_{j(D)} = 100^\circ C$		0.07	mA
순방향 전압	V_F	$I_F = 3A$	$T_{j(D)} = 25^\circ C$		1.55	V
			$T_{j(D)} = 100^\circ C$		1.47	
정선 커패시턴스	C_j	$V_R = 10V, 1MHz$			18	pF
동적 특성(참고: 동적 특성의 정의는 그림 19, 20 참조)						
역 회복 시간	t_{RR}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 3A$	$T_{j(D)} = 25^\circ C$		26.5	ns
			$T_{j(D)} = 100^\circ C$		32	
역 회복 전하량	Q_{RR}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 3A$	$T_{j(D)} = 25^\circ C$		40.6	nC
			$T_{j(D)} = 100^\circ C$		65.7	
최대 역 회복 전류	I_{RRM}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 3A$	$T_{j(D)} = 25^\circ C$		2.1	A
			$T_{j(D)} = 100^\circ C$		3.0	
SF(Softness Factor) = t_b/t_a	S	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 3A$	$T_{j(D)} = 25^\circ C$		1	
			$T_{j(D)} = 100^\circ C$		0.45	

파라미터	기호	조건	최소	일반	최대	단위
Qspeed 다이오드(6A) PFS7536-7539						
DC 특성						
역방향 전류	I_R	$V_R = 530V$	$T_{J(D)} = 25^\circ C$	0.8		μA
			$T_{J(D)} = 100^\circ C$	0.15		mA
순방향 전압	V_F	$I_F = 6A$	$T_{J(D)} = 25^\circ C$	1.51		V
			$T_{J(D)} = 100^\circ C$	1.44		
정선 커패시턴스	C_J	$V_R = 10V, 1MHz$		41		pF
동적 특성(참고: 동적 특성의 정의는 그림 19, 20 참조)						
역회복 시간	t_{RR}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 6A$	$T_{J(D)} = 25^\circ C$	28.5		ns
			$T_{J(D)} = 100^\circ C$	37.3		
역 회복 전하량	Q_{RR}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 6A$	$T_{J(D)} = 25^\circ C$	58		nC
			$T_{J(D)} = 100^\circ C$	105.5		
최대 역 회복 전류	I_{RRM}	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 6A$	$T_{J(D)} = 25^\circ C$	2.95		A
			$T_{J(D)} = 100^\circ C$	4.05		
SF(Softness Factor) = t_b/t_a	S	$di/dt = 200A/\mu s,$ $V_R = 400V$ $I_F = 6A$	$T_{J(D)} = 25^\circ C$	0.53		
			$T_{J(D)} = 100^\circ C$	0.31		

참고:

- A. 테스트된 파라미터가 아닙니다. 설계에 의해 보장됩니다.
- B. 일반 부스트 PFC 애플리케이션 회로에서 테스트됩니다.
- C. 일반적으로 내부 회로에 의해 제한됩니다.
- D. 이 조건에서 테스트하려면 자체적으로 발생하는 열로 인해 펄스 작동이 필요할 수 있습니다. 펄스 파라미터(지속 시간, 반복)는 TBD입니다.
- E. 10ns인 경우 최대값: $BV_{DSS} 540V$.

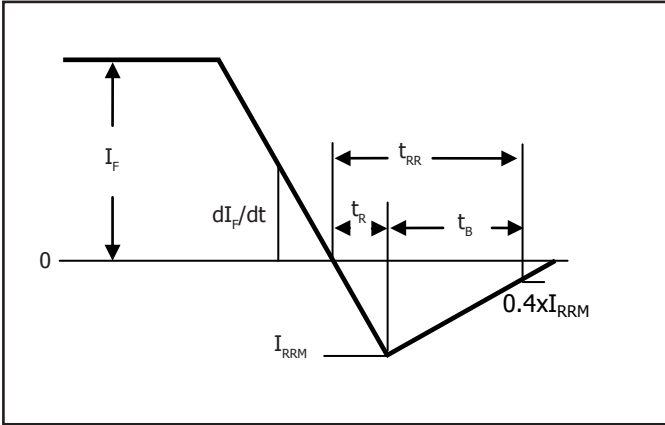


그림 19. 역 회복 정의

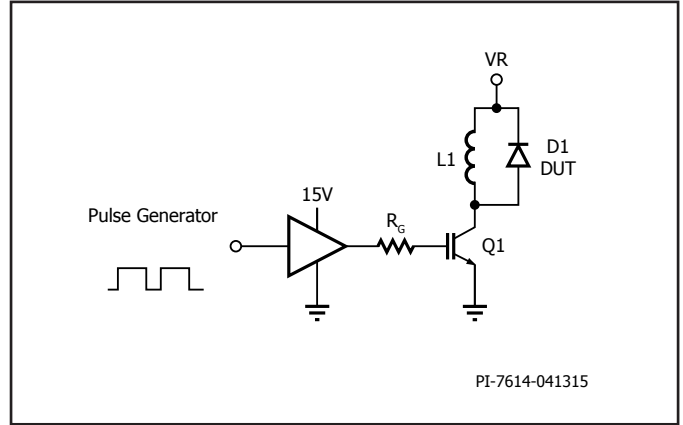


그림 20. 역 회복 테스트 회로

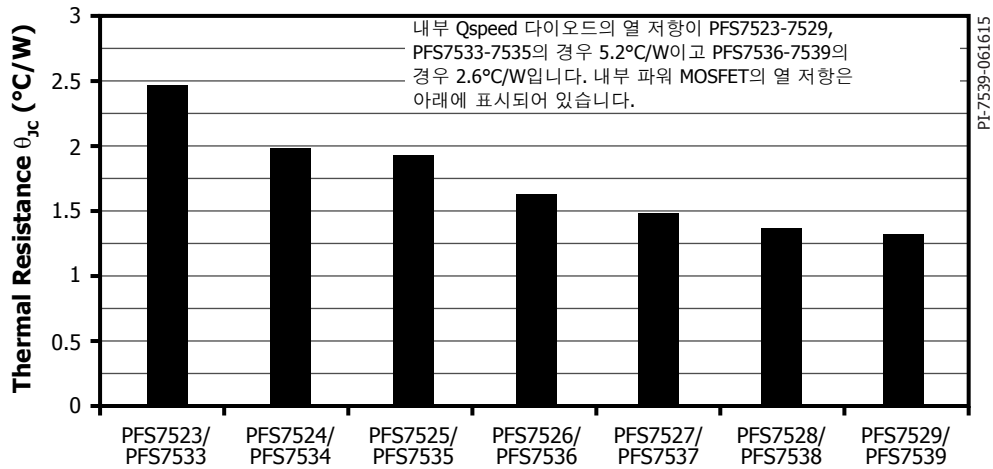


그림 21. 열 저항 eSIP-16D/eSIP-16G 패키지(θ_{jc})

일반적 성능 특성

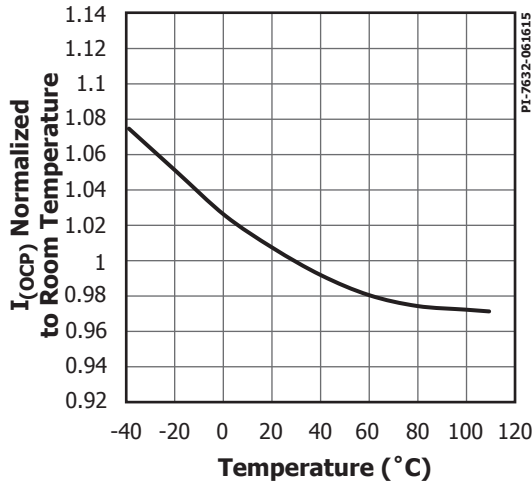


그림 22. 일반화된 I_{OCP} 와 온도

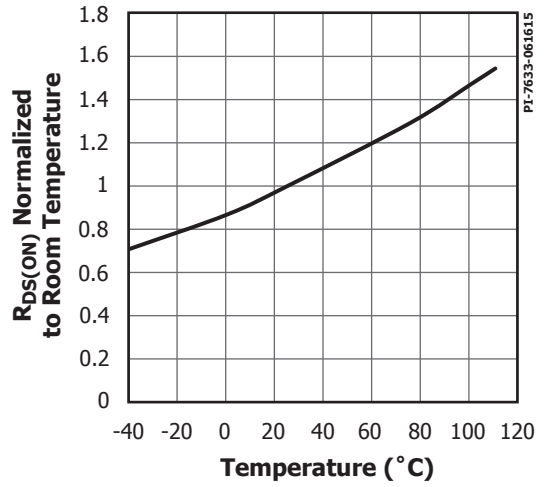


그림 23. 일반화된 $R_{DS(ON)}$ 와 온도

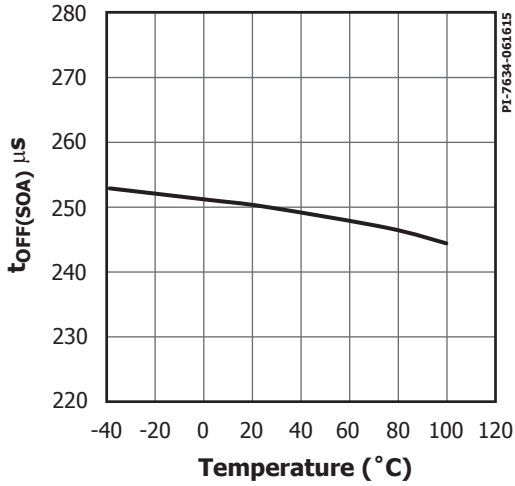


그림 24. $t_{OFF(SOA)}$ 와 온도 비교

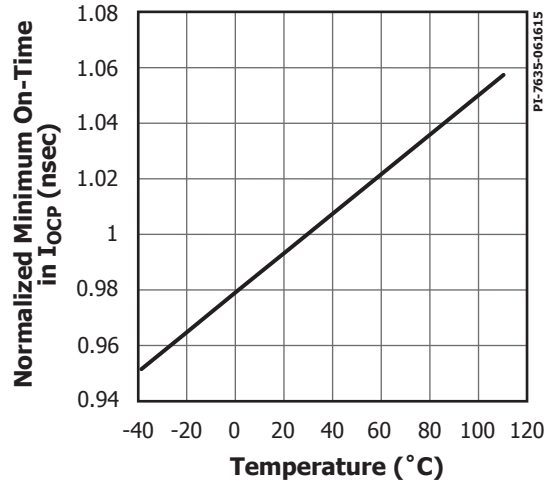


그림 25. I_{OCP} 의 일반화된 온 타임과 온도 비교

일반적 사양 특성

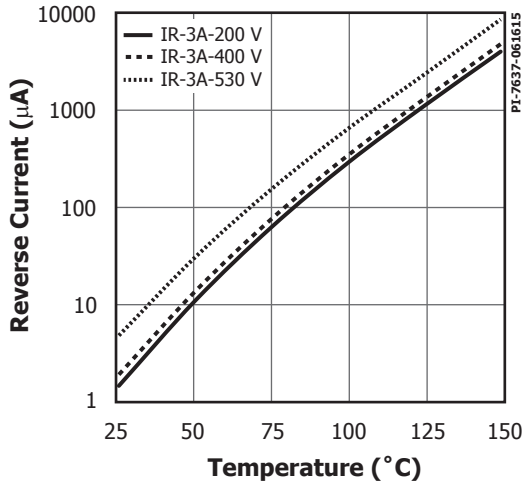


그림 26. 3A Qspeed 다이오드 역방향 전류의 영향을 받는 온도 특성

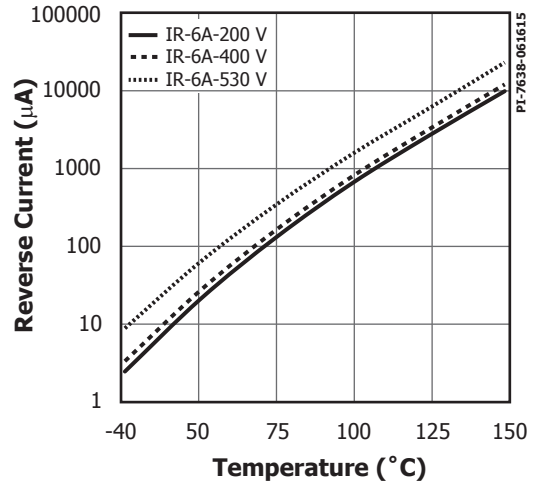


그림 27. 6A Qspeed 다이오드 역방향 전류의 영향을 받는 온도 특성

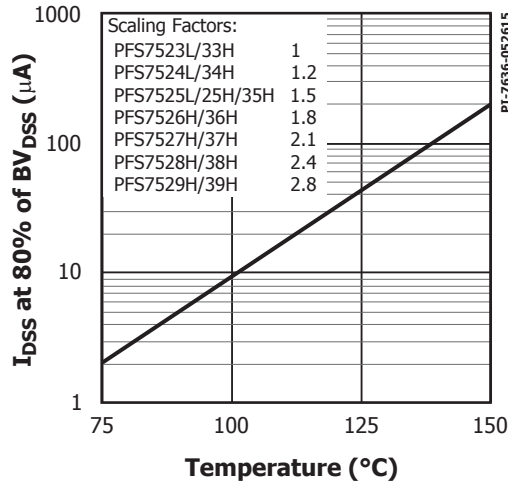
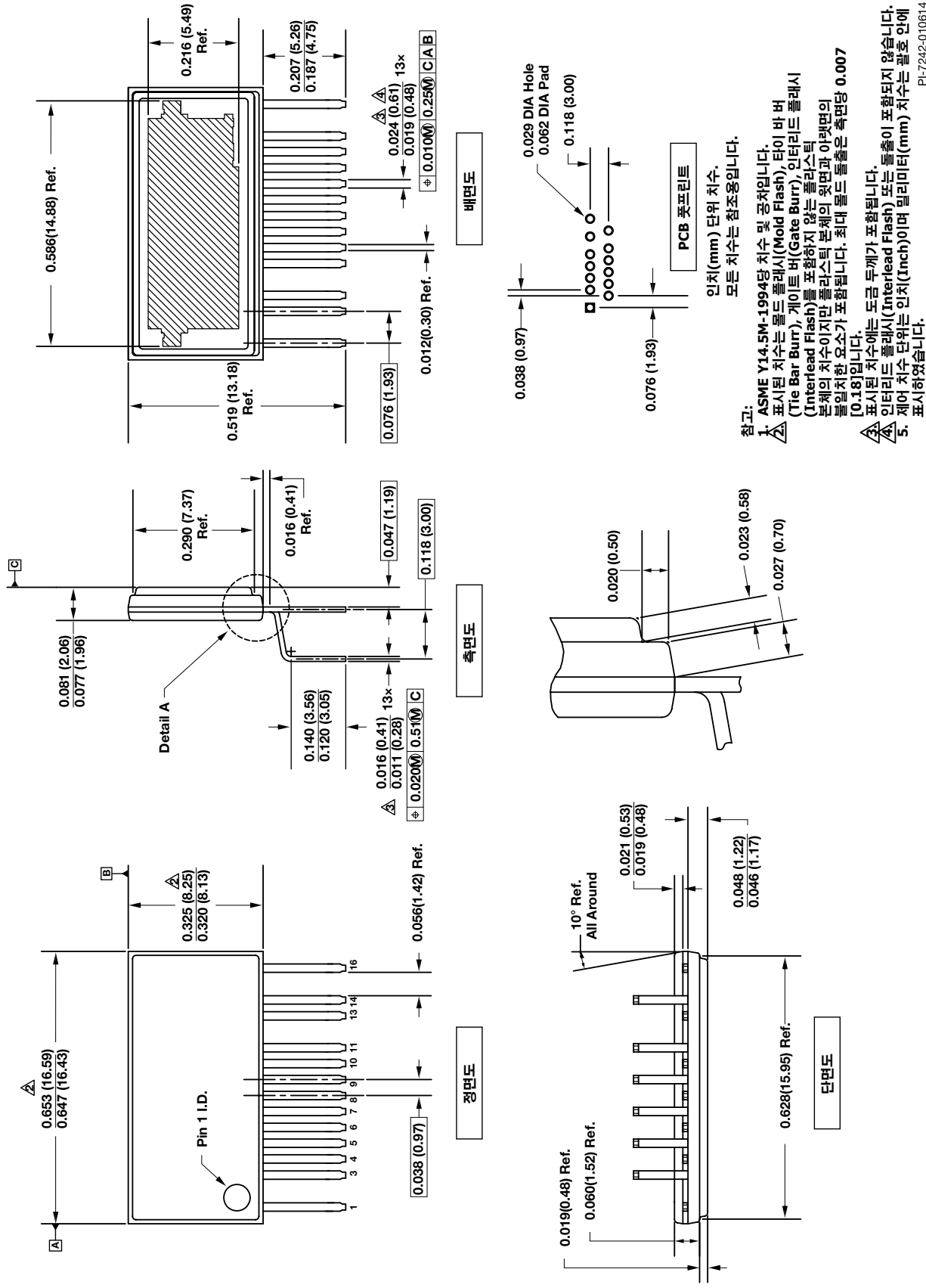


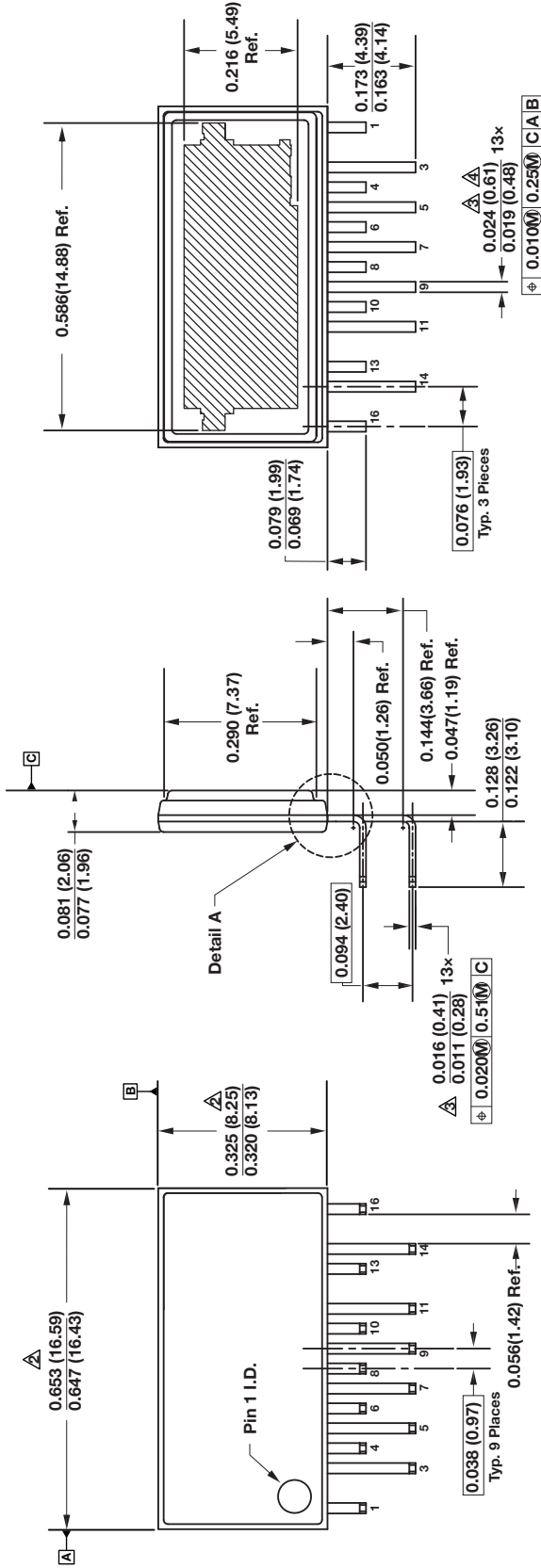
그림 28. BV_{DSS} 가 80%일 때 I_{DSS} 의 영향을 받는 일반적인 온도 특성

eSIP-16D(H 패키지)



PL-7242-010614

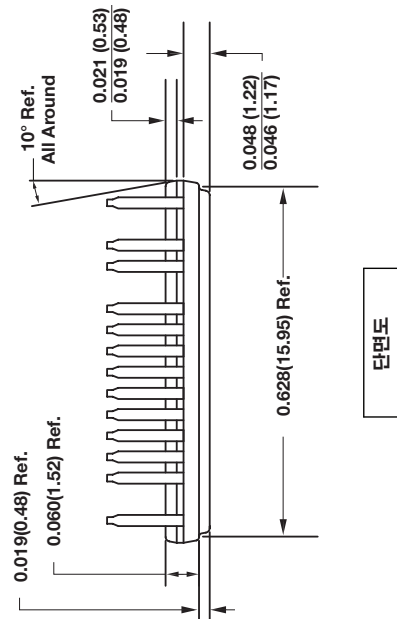
eSIP-16G(L 패키지)



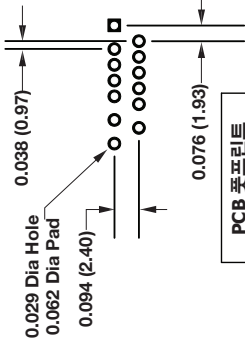
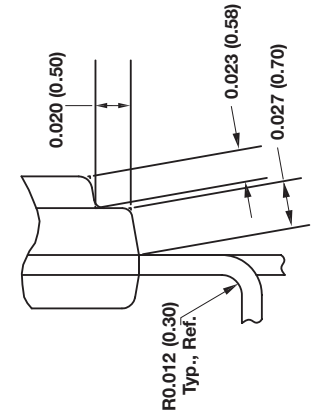
정면도

측면도

배면도



단면도



PCB 풋프린트

인치(mm) 단위 치수.
모든 치수는 참조용입니다.

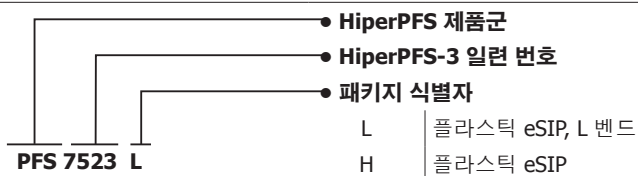
- 참고:
1. ASME Y14.5M-1994당 치수 및 공차입니다.
 2. 표시된 치수는 몰드 플래시(Mold Flash), 타이 바 버(Tie Bar Burr), 게이트 버(Gate Burr), 인터리드 플래시(Interlead Flash)를 포함하지 않는 플라스틱 본체의 치수이지만 플라스틱 본체의 뒷면과 이렛면의 불일치한 요소가 포함됩니다. 최대 몰드 들출은 측면당 0.007 [0.18]입니다.
 3. 표시된 치수에는 도금 두께가 포함됩니다.
 4. 인터리드 플래시(Interlead Flash) 또는 들출이 포함되지 않습니다.
 5. 제1 치수 단위는 인치(Inch)이며 밀리미터(mm) 치수는 괄호 안에 표시하였습니다.

PI-7256-012114

부품 주문 정보

부품 번호	옵션	수량
PFS7523L/H	튜브	30
PFS7524L/H	튜브	30
PFS7525L/H	튜브	30
PFS7526H	튜브	30
PFS7527H	튜브	30
PFS7528H	튜브	30
PFS7529H	튜브	30
PFS7533H	튜브	30
PFS7534H	튜브	30
PFS7535H	튜브	30
PFS7536H	튜브	30
PFS7537H	튜브	30
PFS7538H	튜브	30
PFS7539H	튜브	30

부품 표시 정보



참고

개정	참고	날짜
A	최초 출시	06/15

최신 업데이트는 당사 웹사이트 www.power.com을 참고하십시오.

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 여기서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. 파워 인테그레이션스(Power Integrations)는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

특허 정보

여기에 설명한 제품 및 애플리케이션(제품 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허를 포함하거나 또는 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허를 포함할 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.power.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <http://www.power.com/ip.htm>에 명시된 특정 특허권에 따른 라이선스를 부여합니다.

수명 유지 장치 사용 정책

파워 인테그레이션스(Power Integrations)의 제품은 파워 인테그레이션스(Power Integrations) 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

1. 수명 유지 장치 또는 시스템이란 (i)신체에 외과적 이식을 목적으로 하거나, (ii)수명 지원 또는 유지 및 (iii)사용 지침에 따라 올바르게 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 장치 또는 시스템입니다.
2. 핵심 부품이란 부품의 동작 실패가 수명 유지 장치 또는 시스템의 동작 실패를 초래하거나, 해당 장치 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 장치 또는 시스템에 사용되는 모든 부품입니다.

PI 로고, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, InnoSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert 및 PI FACTS는 Power Integrations, Inc의 상표입니다. 다른 상표는 각 회사 고유의 자산입니다. ©2015, Power Integrations, Inc.

Power Integrations전 세계 판매 지원 지역

<p>본사 5245 Hellyer Avenue San Jose, CA 95138, USA. 본사 전화: +1-408-414-9200 고객 서비스: 전화: +1-408-414-9665 팩스: +1-408-414-9765 전자 메일: usasales@power.com</p>	<p>독일 Lindwurmstrasse 114 80337 Munich Germany 전화: +49-895-527-39110 팩스: +49-895-527-39200 전자 메일: eurosales@power.com</p>	<p>일본 Kosei Dai-3 Bldg. 2-12-11, Shin-Yokohama, Kohoku-ku Yokohama-shi Kanagwan 222-0033 Japan 전화: +81-45-471-1021 팩스: +81-45-471-3717 전자 메일: japansales@power.com</p>	<p>대만 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 전화: +886-2-2659-4570 팩스: +886-2-2659-4550 전자 메일: taiwansales@power.com</p>
<p>중국(상하이) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 전화: +86-21-6354-6323 팩스: +86-21-6354-6325 전자 메일: chinasales@power.com</p>	<p>인도 #1, 14th Main Road Vasanthanagar Bangalore-560052 India 전화: +91-80-4113-8020 팩스: +91-80-4113-8023 전자 메일: indiasales@power.com</p>	<p>대한민국 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 전화: +82-2-2016-6610 팩스: +82-2-2016-6630 전자 메일: koreasales@power.com</p>	<p>영국 First Floor, Unit 15, Meadway Court, Rutherford Close, Stevenage, Herts. SG1 2EF United Kingdom 전화: +44 (0) 1252-730-141 팩스: +44 (0) 1252-727-689 전자 메일: eurosales@power.com</p>
<p>중국(선젠) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 전화: +86-755-8672-8689 팩스: +86-755-8672-8690 전자 메일: chinasales@power.com</p>	<p>이탈리아 Via Milanese 20, 3rd. Fl. 20099 Sesto San Giovanni (MI) Italy 전화: +39-024-550-8701 팩스: +39-028-928-6009 전자 메일: eurosales@power.com</p>	<p>싱가포르 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 전화: +65-6358-2160 팩스: +65-6358-2015 전자 메일: singaporesales@power.com</p>	